

1群(信号・システム) - 7編(電子回路)

1章 増幅回路の基礎

(執筆者：庄野和宏)[2008年9月受領]

概要

増幅とは、入力信号を大きくすることである。増幅装置の実現には、トランジスタに代表される増幅素子が欠かせない。本章では、まず増幅とはどのようなことかを説明する。トランジスタ回路では、増幅素子を動作させるための直流電源が必要であることは言うまでもないが、そのためにトランジスタの入出力信号は、直流分と信号分が重畳された形、つまり信号分である交流に直流を「かさ上げ」した形となる。そのため、このような回路における増幅は、入力信号の変化分を大きくすること、ということになる。当然のことであるが、出力信号も直流分が重畳された形となる。

トランジスタは非線形素子であるため、そのままでは取り扱いが非常に難しい。そのため、非線形性をもつトランジスタの特性を線形近似した小信号等価回路の利用が有効である。そこで、まず大信号と小信号について説明する。ここでは、非線形性をもった増幅器であっても、入力信号を十分に小さいとすれば線形な増幅器と考えることができる、つまり線形近似ができることを述べる。

次に、バイポーラトランジスタ及びMOS FETの特性について述べ、その特性を線形近似した結果得られる小信号等価回路について説明する。小信号等価回路に含まれる制御電源の利得や素子値などのパラメータは、バイアス点によって決まる。そこで、トランジスタのバイアス点を与えるためのバイアス方法について説明する。バイアス回路として、高い安定度をもつ電流帰還バイアス回路について、安定の度合いを評価するための安定指数を導入しながら説明する。最後にバイアスを与えるための幾つかの回路について説明する。

【本章の構成】

本章では、信号の増幅(1-1節)、大信号と小信号(1-2節)、トランジスタの等価回路(1-3節)、トランジスタのバイアス(1-4節)に関して、その考え方や導出法について述べる。

1群-7編-1章

1-1 信号の増幅

(執筆者：庄野和宏)[2008年9月受領]

振幅の小さな信号を振幅の大きな信号に増大させることを増幅という。より厳密には、電力の小さな信号を電力の大きなそれに増大させることを指す*。従ってそれは、信号の電圧についてのみというのではなく、電流を増大させる場合なども該当する。

図1・1に制御電源を示す。これは最も単純化された増幅器と考えることができる。図1・1(a)は電圧制御電圧源 (VCVS: Voltage Controlled Voltage Source) と呼ばれ、入力電圧 v_{in} に対して μ 倍の電圧を出力する。ここで、 μ を電圧利得、あるいは単に利得と呼ぶ。| μ | が1より大きいとき、出力信号は入力信号よりも大きくなるから、増幅をしているといえる。ただし、厳密な意味における電力の増幅という観点からは、 μ が零以外であれば、電力を無限に取り出すことができるため、増幅器となるといえる。後述する演算増幅器を用いると、このような理想モデルで表現できる増幅器を容易に実現することができる。

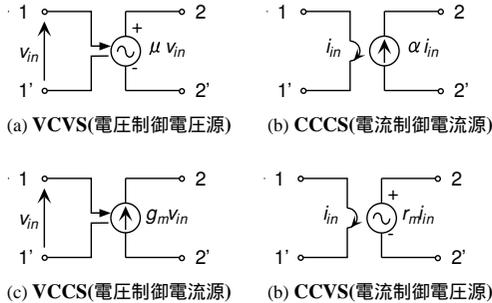


図 1・1 制御電源

同様に、電流制御電流源 (CCCS: Current Controlled Current Source) は、バイポーラトランジスタの小信号等価回路に用いられる。また、電圧制御電流源 (VCCS: Voltage Controlled Current Source) は、電界効果トランジスタの小信号等価回路に用いられる。ここでの比例係数は、ジーメンズ [S] の単位をもち、伝達アドミタンスと呼ばれる。最後の組み合わせとして、電流制御電圧源 (CCVS: Current Controlled Voltage Source) も考えることができる。このときの比例係数の単位は、抵抗 [Ω] であり、伝達インピーダンスと呼ぶ。これらはすべて厳密な意味も含めて、理想的な増幅器である。

このような増幅器を実現するために、トランジスタが用いられる。演算増幅器も、トランジスタを組合せて実現される。トランジスタは、入出力関係が非線形な素子であるが、近似をうまく使うことによって、線形素子として扱うことができる。このときに用いられるものが小信号等価回路である。

* トランスは信号の電力を増大させないから、増幅器ではない。

1群-7編-1章

1-2 大信号と小信号

(執筆者: 庄野和宏) [2008年9月受領]

図1・1のVCVSは理想的な増幅器である。しかしながら、トランジスタのような現実的な増幅素子を用いた増幅器は、このような単純なモデルとはならず、出力電圧 V_O は、入力電圧 V_I の関数*となる。

$$V_O = f(V_I) \quad (1\cdot1)$$

仮に、上式で与えられる関数が、図1・2(a)のような特性を持っているとする。図1・2に示す $V_O - V_I$ を示すものを静特性という。入力として、 V_{IL} のような大きな振幅をもつ信号を与えた場合、出力としては、 V_{OL} のような信号が得られることになる。

次に、図1・2(b)のように、入力信号の振幅を小さくした場合を考える。ここでは、入力電圧は $V_I = V_{DC} + v_{sig}$ となっている。 v_{sig} の振幅が十分に小さいとすれば、テイラー展開を用いて、

$$\begin{aligned} V_O &= f(V_{DC} + v_{sig}) \\ &= f(V_{DC}) + f'(V_{DC})\frac{v_{sig}}{1!} + f''(V_{DC})\frac{v_{sig}^2}{2!} + \dots \\ &\approx f(V_{DC}) + f'(V_{DC})v_{sig} \end{aligned} \quad (1\cdot2)$$

となる。通常、直流分のみ、あるいは直流分と小信号分を含んだ信号を大文字、小信号分を小文字で表す。直流分と交流分の両方を含む V_O を、次のように直流分 V と信号分 v_{sig} に分ける。

$$V = f(V_{DC}) \quad (1\cdot3)$$

$$v = f'(V_{DC})v_{sig} \quad (1\cdot4)$$

上式のうち、特に式(1・4)の関係は、図1・1で示した理想的な増幅器のモデルであるVCVSそのものを表している。小信号に対する電圧利得は $f'(V_{DC})$ 、つまり直流電圧 V_{DC} の関数となっている。 V_{DC} や $f(V_{DC})$ を動作点、あるいはバイアスという。 $|f'(V_{DC})| > 1$ のとき、出力信号 v は v_{sig} よりも大きくなるため、入力信号が増幅されることになる。すなわち、入力信号の変化分を大きくすることが増幅であるともいえる。

このように、非線形な増幅器であっても、入力信号が十分に小さいとすれば、あたかもそれが線形な理想的な増幅器であるかのように扱うことができる。このようにして得られる回路を小信号等価回路という。このねらいは、トランジスタそのものは非線形素子であるが、ここで述べたように十分に小さな信号を考えることによって、小信号に対して線形な素子として扱うことにある。このことにより、手計算などによっても容易に増幅回路の利得を知ること

* トランジスタの等価回路には、VCVS以外にもいろいろなものが含まれるが、ここでは簡単のため、非線形特性をもつ電圧入力、電圧出力の増幅器を扱うこととした。

とができるだけでなく、フェーザ法を使うことができるようになるので、周波数特性の解析などにおいても絶大な威力を発揮する。

しかしながら、実際の回路設計にあたって、電力増幅器のように、入力信号が十分に小さいと仮定できない場合がある。 v_{sig} を小信号というのに対し、 V_{IL} のように十分小さいとすることができない大きな信号を大信号という。このような配慮は、出力信号の歪を考慮しなければならない場合に必要となる。入出力の関係を得る最も簡単な方法は、図 1.2 で示したように、静特性をプロットしたグラフを用いることである。この方法は、かなり原始的な方法ではあるが、実際に有効であることが多い。

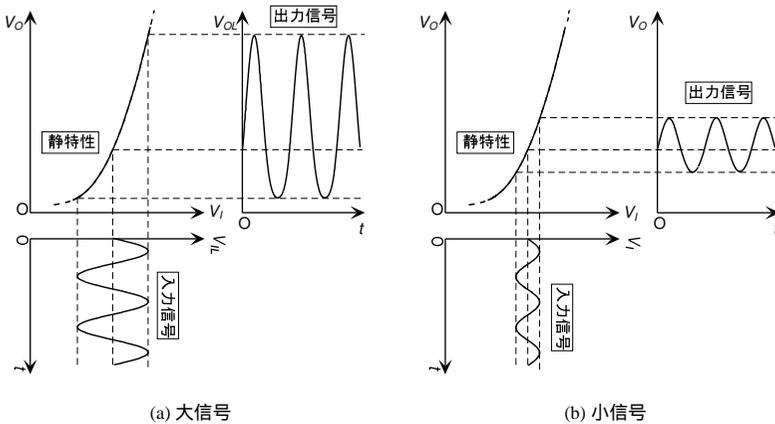


図 1.2 非線形増幅器

近年は、Spice に代表される電子回路シミュレータが容易に使えるようになった。そこで行われる AC 解析では、まずすべての信号源を 0 とし、上述の説明における V_{DC} に相当する直流分(バイアス)を非線形方程式から求め、次に、その結果をもとにトランジスタなどの非線形素子の小信号等価回路に含まれる制御電源や素子のパラメータを決定することで、最終的に回路全体を線形回路に置き換えて結果を得る。

この方法は、手計算で回路の利得を調べる方法と全く同じであるため、後述する過渡解析よりもはるかに短い時間で解析が終了するが、AC 解析に先立って、回路の各ポイントのバイアス電圧やバイアス電流を確認することが何よりも大切である。また、線形近似を行っているため、入力信号をいくら大きく設定しても回路が正常に動作しているかのような結果が出ることに注意が必要である。反対に、このことを利用し、実際に想定される入力信号の大小に関わらず、入力信号の振幅を常に 1 と設定しておけば、出力端子の振幅を調べるだけで利得を知ることができるので便利である。

一方、DC 解析の結果を用いれば、素子の非線形性を考慮した解析が可能となる。過渡解析においては、各素子の非線形性をそのまま使い、時間軸も考慮して数値計算しているため、実際に回路を動作させたときと同様に、大信号に対しても正しい結果が得られる。しかしな

がら，各素子を線形近似することができないため，AC 解析と比較して，数値計算に多大な時間を要する．

1群-7編-1章

1-3 トランジスタの等価回路

(執筆: 庄野和宏) [2008年9月受領]

本節では、バイポーラトランジスタ及び MOS FET の直流等価回路、小信号等価回路について述べる。なお、近年使用される機会が減った接合形 FET は説明から除外した。

1-3-1 バイポーラトランジスタ

バイポーラトランジスタは、図 1-3 に示すように、n 形、p 形半導体を接合させたものであり、B (ベース)、C (コレクタ)、E (エミッタ) の三つの端子を持っている。図 1-3 に示すように、pnp トランジスタ、npn トランジスタの 2 通りの種類がある。それらは、電圧と電流の向きが反対になるだけで、働きは同一である。このようなトランジスタは、後述する MOS FET と区別することを意識した場合、特にバイポーラトランジスタと呼ばれる。

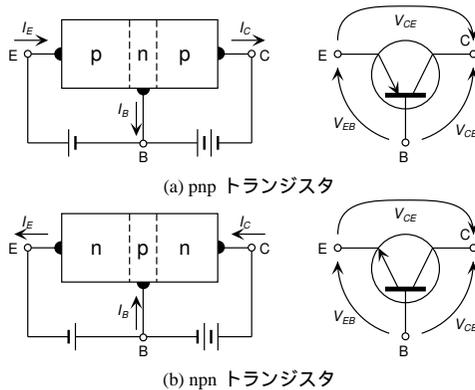


図 1-3 バイポーラトランジスタ

まず、pnp トランジスタについて説明する。図のように、BC 接合間が逆バイアスとなるように電圧を印加すると、 $I_E = 0$ のとき、シリコントランジスタでは nA オーダの微小電流が流れる。この電流は I_{CO} として表され、その温度特性は 10°C の温度上昇に対して約 2 倍とかなり大きい。次に、BE 接合間が順方向バイアスとなるように電圧を印加すると、エミッタに電流が流れ込む。このとき、 $V_{BE} (= -V_{EB})$ の大きさは 0.6V 程度 (ただし $-2\text{mV}/^\circ\text{C}$ の温度依存性をもつ) となる。ベース幅 W は $1\mu\text{m}$ 程度と非常に薄く、エミッタから流れ込んだ電流は、ほとんどコレクタに流れ込む。 I_E と I_C の関係は、

$$I_C = \alpha_0 I_E + I_{CO} \tag{1.5}$$

となる。 α_0 はベース接地電流増幅率と呼ばれ、その大きさは $0.98 \sim 0.999$ 程度である。通常、シリコントランジスタにおいて I_{CO} は非常に小さいので、無視することも多い。ベースから流れ出す電流 I_B は、キルヒホッフの電流則から次のようになる。

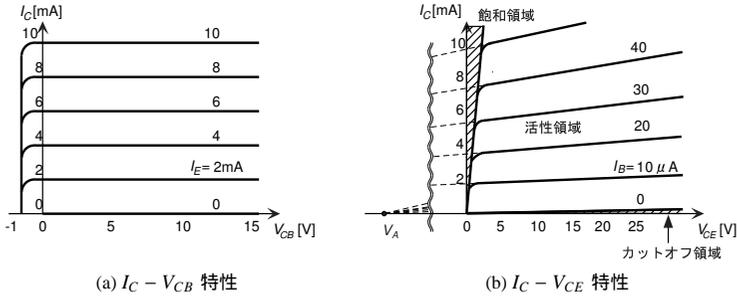


図 1.4 npn トランジスタの静特性

$$I_B = I_E - I_C \tag{1.6}$$

npn トランジスタの静特性の例を図 1.4 に示す．図 1.4(a) の $I_C - V_{CB}$ 特性から， V_{CB} を変化させても， I_C がほとんど変化しない特性を持っていることが分かる．また， V_{CB} がある程度，負の電圧となっても定電流特性が維持されていることが分かる．この特徴は，特に低電源電圧回路で重要となる．図 1.4(b) に $I_C - V_{CE}$ 特性を示す．同図より，図 1.4(a) に示した $I_C - V_{CB}$ 特性よりも電圧依存性が大きいことが分かる．この特性を左側へ伸ばした場合，アーリー効果により，ほぼ一点の電圧に集まる性質があることが知られている．この電圧はアーリー電圧 V_A で表わされる．

1-3-2 バイポーラトランジスタの等価回路

前項の説明から，pnp トランジスタの等価回路を図 1.5(a) のようにすることができる．このような等価回路は，ベース端子を電位の基準としているので，ベース接地等価回路と呼ばれる．ここで， r_b は，ベース幅 W が非常に薄いことに起因する抵抗で，その値は $50 \sim 500 \Omega$ 程度である． I_E と V_E の関係は，

$$I_E = I_S (e^{V_E/V_T} - 1) \approx I_S e^{V_E/V_T} \tag{1.7}$$

となる． V_T は熱電圧と呼ばれ， $V_T = kT/q$ である． q は電子 1 個あたりの電荷 ($1.6 \times 10^{-19} \text{ C}$)， k はボルツマン定数 ($1.38 \times 10^{-23} \text{ J/K}$)， T は絶対温度 [K] である．室温 ($T = 300 \text{ K}$ (27°C)) においては， $V_T \approx 26 \text{ mV}$ である．室温における小信号分に対する抵抗は，

$$r_e = \frac{26}{I_E [\text{mA}]} [\Omega] \tag{1.8}$$

となる．これをエミッタ抵抗という． r_c は，コレクタの逆バイアス電圧が増加すると，アーリー効果によってベース接地電流増幅率がわずかに増加することに起因したもので，コレクタ抵抗と呼ばれる．以上からベース接地増幅回路の小信号等価回路は，図 1.5(b) のようになる．低周波でトランジスタを用いる場合， $\alpha \approx \alpha_0$ である．なお， r_c は，コレクタ電流に反比例し， $I_C = 1 \text{ mA}$ の状態において $5 \sim 50 \text{ M}\Omega$ 程度と高抵抗であるため，無視されることが

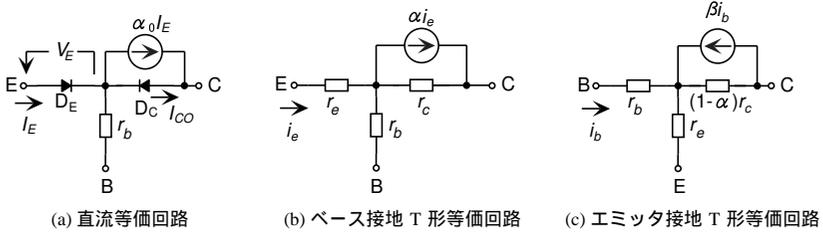


図 1.5 バイポーラトランジスタの等価回路

多い。

図 1.5(c) のように、エミッタ端子を基準とすると、エミッタ接地増幅回路となる。この回路をエミッタ接地 T 形等価回路という。コレクタ電流は、式 (1.5) 及び式 (1.6) から、 I_E を消去すれば、

$$I_C = \frac{\alpha_0}{1 - \alpha_0} I_B + \frac{I_{CO}}{1 - \alpha_0} = \beta_0 I_B + (1 + \beta_0) I_{CO} \quad (1.9)$$

$$\beta_0 = \frac{\alpha_0}{1 - \alpha_0} \quad (1.10)$$

となる。 β_0 は、エミッタ接地電流増幅率と呼ばれ、50 ~ 1000 程度である。直流、小信号分に対するエミッタ接地電流増幅率をそれぞれ β_0 、 β で表すことが多い。

1-3-3 MOS FET

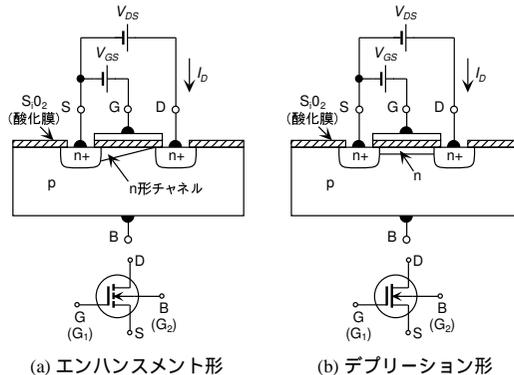


図 1.6 n チャネル MOS FET の構造と回路記号

図 1.6 に MOS FET (Metal-Oxide-Semiconductor Field-Effect Transistor) の構造を示す。まず、エンハンスメント形 MOS FET について説明する。端子 G はゲート端子と呼ばれ、酸

化膜で絶縁されているので、その入力インピーダンスは非常に高い。端子 B は集積回路において、基板端子やサブストレート端子と呼ばれ、ソース端子に接続することが多い。まず、 V_{GS} がしきい値電圧 V_{Th} より低いとき、 n 形チャネルが形成されないのので、ドレイン電流 I_D は流れない。この領域を遮断領域という。 V_{GS} が V_{Th} を超えると D-S 間にチャネルが形成され、電流が流れ始める。このとき、ドレイン電流 I_D は、次のようになる。

$$I_D = 2K \left(V_{GS} - V_{Th} - \frac{V_{DS}}{2} \right) V_{DS} \quad V_{DS} < V_{GS} - V_{Th} \quad (1\cdot11)$$

この領域は、抵抗領域、非飽和領域、3 極管領域などと呼ばれる。さらに V_{DS} が大きくなると、 I_D は V_{DS} によらず一定の値となる。

$$I_D = K(V_{GS} - V_{Th})^2 \quad V_{DS} \geq V_{GS} - V_{Th} \quad (1\cdot12)$$

この領域を飽和領域、ピンチオフ領域、5 極管領域などという。式 (1・12) は自乗則と呼ばれる。 K はプロセスによって決まる定数である。より詳しくは次のようになる。

$$K = K_0 \frac{W}{L}, \quad K_0 = \frac{\mu C_{OX}}{2} \quad (1\cdot13)$$

ここで、 W はチャネル幅、 L はチャネル長、 μ はキャリアの移動度、 C_{OX} は単位面積あたりのゲート酸化膜容量である。CMOS アナログ集積回路を設計する場合、この W と L を決めることで、様々な K を実現することができる。しきい値電圧 V_{Th} は、次式で与えられる。

$$V_{Th} = V_{T0} + \gamma \left(\sqrt{2\phi_f + V_{SB}} - \sqrt{2\phi_f} \right) \quad (1\cdot14)$$

V_{T0} 、 γ 、 ϕ_f は、プロセスによって決まる定数である。集積用 MOS FET の代表的な V_{Th} は、 $V_{SB} = 0$ の条件下で、エンハンスメント形で 0.5 ~ 1.5 V 程度、デプリーション形で -1 ~ -4 V 程度、温度係数は -0.5 ~ -4 mV/°C 程度である。 K は集積用素子で数 $\mu\text{A}/\text{V}^2$ ~ 数百 $\mu\text{A}/\text{V}^2$ 程度に設定される。デプリーション形 MOS FET では、 V_{Th} が負の値となっており、 $V_{GS} = 0$ においてもドレイン電流が流れるようになっている。

バイポーラトランジスタの場合と同様に、MOS FET においても、アーリー効果に相当するチャネル長変調効果がある。このとき、式 (1・12) は、

$$I_D = K(V_{GS} - V_{Th})^2 (1 + \lambda V_{DS}) \quad (1\cdot15)$$

となる。 λ は、チャネル長変調係数と呼ばれ、プロセスによって決まる定数である。集積回路において、0.05 ~ 0.1 V^{-1} 程度の値を持つ。図 1・7 に静特性を示す。また、小信号等価回路を図 1・8 に示す。飽和領域における g_m 、 r_d 、 g_{mb} は、

$$g_m = \frac{\partial I_D}{\partial V_{GS}} = 2K(V_{GS} - V_{Th})(1 + \lambda V_{DS}) \quad (1\cdot16)$$

$$r_d = 1 / \frac{\partial I_D}{\partial V_{DS}} = \frac{1}{K\lambda(V_{GS} - V_{Th})^2} \quad (1\cdot17)$$

$$g_{mb} = \frac{\partial I_D}{\partial V_{SB}} = -\frac{\gamma K(V_{GS} - V_{Th})(1 + \lambda V_{DS})}{\sqrt{2\phi_f + V_{SB}}} \quad (1\cdot18)$$

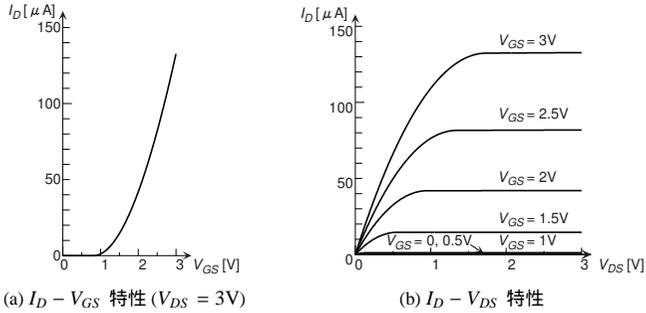


図 1-7 MOSFET の静特性 (エンハンスメント形)

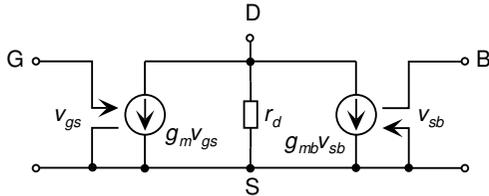


図 1-8 MOSFET の小信号等価回路

となる。p チャンネル MOSFET では、電圧、電流の向きが反対になるだけである。なお、国産トランジスタにおける 2SK (p チャンネル形は 2SJ) ではじまる 3 端子の MOSFET の場合、パッケージ内部で端子 B は端子 S に接続されている。

1-3-4 高周波等価回路

(1) バイポーラトランジスタ

バイポーラトランジスタの高周波等価回路は、図 1-9 のようになる。これはキャリアの伝達や、端子間の静電容量を考慮して得られる。Cd は re に反比例するので、エミッタ電流によって大きく変化する。rc ≫ ωC_c であるので、rc は省略している。α は、

$$\alpha = \frac{\alpha_0}{1 + \frac{j\omega}{\omega_\alpha}} \tag{1-19}$$

とすることができるが知られている。ω_α を α 遮断角周波数という。この回路をエミッタ接地等価回路に変換すると、図 1-10 の回路が得られる。β は、

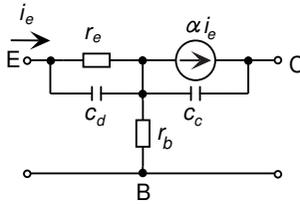


図 1・9 ベース接地 T 形高周波等価回路

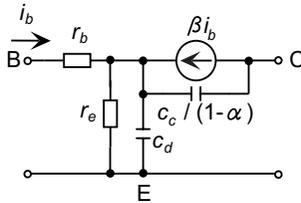


図 1・10 エミッタ接地 T 形高周波等価回路

$$\beta = \frac{\alpha}{1 - \alpha} = \frac{\beta_0}{1 + \frac{j\omega}{\omega_\beta}} \quad (1 \cdot 20)$$

$$\omega_\beta = (1 - \alpha_0)\omega_\alpha \approx \frac{\omega_\alpha}{\beta_0} \quad (1 \cdot 21)$$

で表されることが知られている。ω_β を β 遮断周波数という。|β| = 1 となる周波数は、増幅のできる限界を表しているといえる。この周波数を遷移周波数といい、f_T で表す。f_T は、100 M～7 GHz 程度である。f_T はバイアス電流に対して依存性がある。なお、図 1・10 の回路は、コレクタ容量が周波数特性を持っており扱いにくいいため、通常は図 1・11 のように変形して用いる。両者の関係は、次のようになる。

$$r_\pi = \frac{r_e}{1 - \alpha}, \quad C_\pi = C_d, \quad g_m = \frac{\alpha_0}{r_e} \quad (1 \cdot 22)$$

特に、エミッタ接地増幅回路において電圧利得が高い場合、ミラー効果によって C_C が周波数特性に大きな影響を与える。

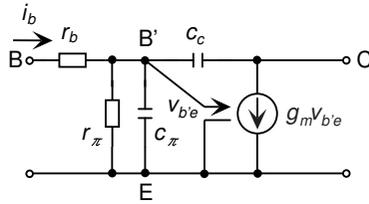


図 1・11 ハイブリッド π 形高周波等価回路

(2) MOS FET

MOS FET の高周波等価回路は、図 1・12 のようになる。同図の回路は、基板端子をソース端子に接続したものである。周波数特性を考慮する場合、バイポーラトランジスタの場合と同様に、ソース接地増幅回路において電圧利得が高い場合、特にミラー効果により、ゲートドレイン間容量 C_{gd} が回路の周波数特性に大きな影響を与える。

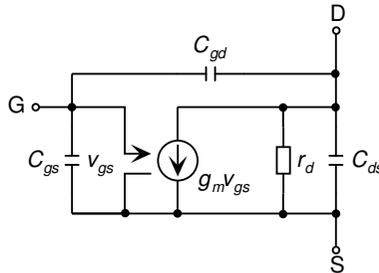


図 1・12 MOS FET の高周波等価回路

1群-7編-1章

1-4 バイアス

(執筆者：庄野和宏)[2008年9月受領]

トランジスタを動作させるには、バイアスを与える必要がある。これまで述べたように、小信号等価回路のパラメータは、バイアス電圧やバイアス電流で決まる。トランジスタそのものは、周囲温度や製造のばらつきによる影響が大きいので、それらの影響をなるべく受けないバイアス方法が求められる。

1-4-1 バイポーラトランジスタ

バイポーラトランジスタにおいては、温度変化により V_{BE} や I_{CO} が変動し、製造のばらつきにより β_0 が変動する。従って、これらに対してなるべくバイアスを安定にすることを目標にする。バイアスの安定度を評価する指標として、次の安定指数がある。

$$S_{I_{CO}} = \frac{\partial I_C}{\partial I_{CO}}, \quad S_{V_{BE}} = \frac{\partial I_C}{\partial V_{BE}}, \quad S_{\beta_0} = \frac{\partial I_C}{\partial \beta_0} \Big|_{I_{CO}=0} \quad (1\cdot23)$$

図 1-13 にエミッタ接地増幅回路を示す。ここではバイアスを与えるために、直流電流源 I_{BB} 、直流電圧源 V_{CC} を用いている。これらの理想的な電源は、後述する直流電流源回路や直流電圧源回路によって実現することができる。 V_{CC} 及び抵抗 R_C により、出力電圧 V_{CE} は、 I_C を用いて $V_{CE} = V_{CC} - R_C I_C$ となる。この関係を図示すると図 1-14 の直線 AB となり、この上をバイアス点が動く。 $I_{BB} = 20 \mu A$ のとき、バイアスは点 Q_2 となる。

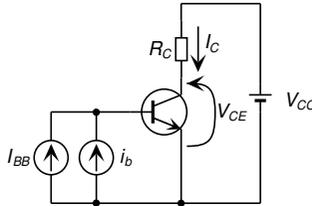


図 1-13 エミッタ接地増幅回路

入力信号 i_b として $\pm 15 \mu A$ の信号を重畳したとき、出力 2 のような出力信号が得られる。何らかの原因により I_{BB} が $10 \mu A$ や $30 \mu A$ に変化してしまったとき、バイアス点は Q_1 や Q_3 となり、増幅器としての機能に支障をきたす。従って、 I_{BB} としては、 Q_2 のように負荷線の中央付近になるように選び、周囲温度や製造ばらつきに対して、この点がなるべく動かないようにすることが重要となる。なお、 I_B をいくら大きくしても V_{CE} が 0 とはならず、最低でも $0.1 \sim 0.3 V$ 程度の電圧となる。これをコレクタ—エミッタ間飽和電圧と呼び、 $V_{CE(sat)}$ で表す。

この回路の安定指数を算出する。 I_C は式 (1-9) から、 $I_C = \beta_0 I_{BB} + (1 + \beta_0) I_{CO}$ となる。従って安定指数は、 $S_{I_{CO}} = 1 + \beta_0$ 、 $S_{V_{BE}} = 0$ 、 $S_{\beta_0} = I_{BB}$ となる。仮に、 $\beta_0 = 200$ 、 $I_C = 1 mA$ とする。

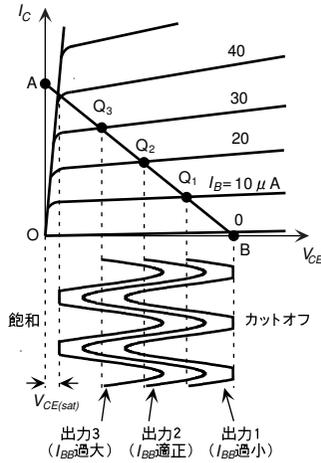


図 1-14 バイアスの例

また、 $I_{CO} = 1 \text{ nA}$ とすると、 50°C の温度上昇で 32 nA となるから、 $\Delta I_{CO} = 31 \text{ nA}$ となる。このとき、 $S_{I_{CO}} \Delta I_{CO} / I_C \approx 0.62\%$ となり、かなり安定している。同様に、 $S_{V_{BE}} \Delta V_{BE} / I_C = 0$ 、 $S_{\beta_0} \Delta \beta_0 / I_C = \Delta \beta_0 / \beta_0$ となる。特に β_0 に対しては、 β_0 が 100% 上昇すると、 I_C も 100% 増加して増幅機能を失ってしまうから、この回路は実用上問題がある。 β_0 には、 $-30\% \sim +40\%$ 程度のばらつきを想定することが多い。

図 1-15 に電流帰還バイアス回路を示す。この回路はバイアスがよく安定しているため、よく用いられる。図 1-16 に直流等価回路を示す。同図において、テブナンの定理を使って、 $R'_B = R_1 // R_2 + r_b$ 、 $V_{BB} = \{R_2 / (R_1 + R_2)\} V_{CC}$ としている。B-E 間について、 $V_{BB} = R'_B I_B + V_{BE} + R_E \{(1 + \beta_0) I_{CO} + \beta_0 I_B\}$ となり、 I_B を求めることができる。従って I_C は、次のようになる。

$$I_C = \frac{\beta_0 (V_{BB} - V_{BE}) + (1 + \beta_0) (R'_B + R_E) I_{CO}}{R'_B + (1 + \beta_0) R_E} \quad (1-24)$$

安定指数は次のようになる。

$$\left. \begin{aligned} S_{I_{CO}} &= \frac{(1 + \beta_0) (R'_B + R_E)}{R'_B + (1 + \beta_0) R_E} \\ S_{V_{BE}} &= \frac{-\beta_0}{R'_B + (1 + \beta_0) R_E} \\ S_{\beta_0} &= \frac{(V_{BB} - V_{BE}) (R'_B + R_E)}{\{R'_B + (1 + \beta_0) R_E\}^2} \end{aligned} \right\} \quad (1-25)$$

バイアスの変動を計算する。仮に、 $V_{CC} = 6 \text{ V}$ 、 $R_1 = 47 \text{ k}\Omega$ 、 $R_2 = 20 \text{ k}\Omega$ 、 $R_C = 3 \text{ k}\Omega$ 、

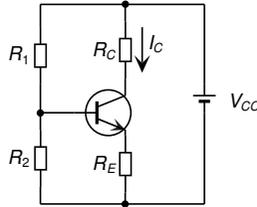


図 1・15 電流帰還バイアス回路

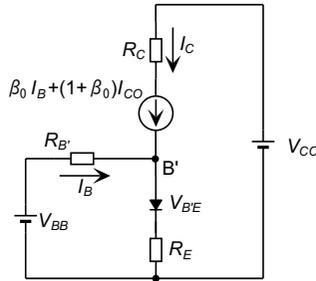


図 1・16 直流等価回路

$R_E = 1 \text{ k}\Omega$, $\beta_0 = 200$, $V_{BE} = 0.6 \text{ V}$, $r_b = 500 \Omega$ とする。また、先程と同様に $I_{CO} = 1 \text{ nA}$ とする。このとき、 $I_C \approx 1.11 \text{ mA}$ 、となり、 $S_{I_{CO}} \Delta I_{CO} / I_C \approx 0.040\%$, $S_{V_{BE}} \Delta V_{BE} / I_C \approx 8.4\%$, $S_{\beta_0} \Delta \beta_0 / I_C \approx 0.071 \Delta \beta_0 / \beta_0$ となり、図 1・13 の回路に比べ、特に β_0 に対する I_C の変動量がかなり小さくなっていることが分かる。

1-4-2 MOS FET

MOS FET においては、温度や製造ばらつきにより、 K 及び V_{Th} が変動するが、この場合も電流帰還形バイアス回路が特性変動に対して有効な特性を持っている。図 1・17 に MOS FET のための電流帰還バイアス回路を示す。安定指数を $S_{V_{Th}} = \partial I_D / \partial V_{Th}$, $S_K = \partial I_D / \partial K$ とする。自乗則を仮定して、 $I_D = K(V_{GS} - V_{Th})^2$ とし、 $V_{GS} = V_{GG} - I_D R_S$, $V_{GG} = \{R_2 / (R_1 + R_2)\} V_{DD}$ から、

$$I_D = \frac{1}{2R_S^2} \left\{ \frac{1}{K} \left(1 - \sqrt{1 + 4KR_S(V_{GG} - V_{Th})} \right) + 2(V_{GG} - V_{Th})R_S \right\} \quad (1\cdot26)$$

となる。安定指数を求める。仮に、 $V_{DD} = 5 \text{ V}$, $R_1 = 1 \text{ M}\Omega$, $R_2 = 750 \text{ k}\Omega$, $R_S = 1 \text{ k}\Omega$, $K = 15 \text{ mA/V}^2$, $V_{Th} = 0.8 \text{ V}$ とする。その結果 $I_D \approx 1.07 \text{ mA}$, $S_{V_{Th}} = (1 / \sqrt{1 + 4KR_S(V_{GG} - V_{Th})} - 1) / R_S \approx -0.89$, $S_K = \{ [1 + 2KR_S(V_{GG} - V_{Th})] / \sqrt{1 + 4KR_S(V_{GG} - V_{Th})} - 1 \} / (2K^2 R_S^2) \approx 0.0079$ となる。 V_{Th} の温度係数を $-2 \text{ mV}/^\circ\text{C}$ と仮定し、温度上昇を 50°C とすれば、 $\Delta V_{Th} = -0.1 \text{ V}$

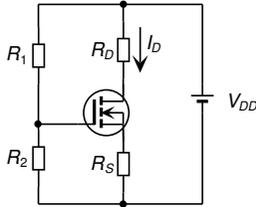


図 1-17 電流帰還バイアス回路

となる．このとき， $S_{V_{Th}} \Delta V_{Th} / I_D = 8.3\%$ となる． K が 100% 上昇 ($\Delta K = 15 \text{ mA/V}^2$) したとき， $S_K \Delta K / I_D \approx 11\%$ となる．いずれも R_S を大きくすると，バイアスの変動を小さくすることができるが，その反面，電源の利用効率が悪くなることに注意する．

次に，バイアスを与えるための幾つかの回路を示す．

(1) 直流電流源回路

図 1-18 に直流電流源回路を示す． M_A はデプリーション形 MOS FET である． M_A において $V_{GS} = 0$ なので， M_A が飽和領域で動作するとき，自乗則から， $I_{REF} = K_A V_T^2$ となり， I は電源電圧 V_{DD} によらず一定となる．破線で囲った部分の回路をカレントミラー回路と呼ぶ．すべてのトランジスタが飽和領域で動作し， $M_{0..n}$ の K はすべて同一とする． M_0 の V_{GS} は，次式のようになる．

$$V_{GS} = \sqrt{\frac{I_{REF}}{K}} + V_{Th} \tag{1-27}$$

この V_{GS} は， M_1 のそれと同一となり， $I_{O1} = I_{REF}$ となる． M_2 以降のトランジスタを接続することで，出力端子を増やすことができる．

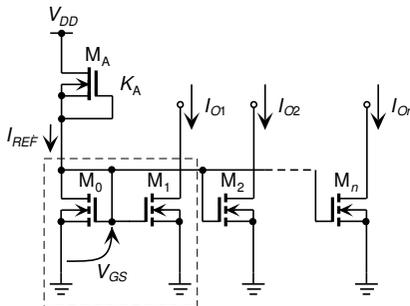


図 1-18 直流電流源回路

(2) 直流電圧源回路

図 1-19 に直流電圧源回路を示す．図 1-18 に示した回路と同様に， I は V_{DD} によらず一

定となる．出力電流 $I_0 = 0$ で， M_2 も飽和領域で動作しているとき，出力電圧 V_0 は次のようになり， V_{DD} によらず一定の電圧を得ることができる．

$$V_0 = \sqrt{\frac{I}{K_2}} + V_{Th} = \sqrt{\frac{K_1}{K_2}}|V_{Th}| + V_{Th} \quad (1\cdot28)$$

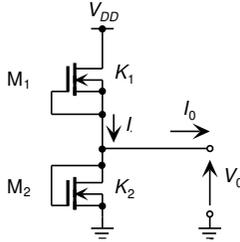


図 1・19 直流電圧源回路

(3) レベルシフト回路

図 1・20 に MOSFET によるレベルシフト回路を示す．負荷電流 $I_0 = 0$ であれば， I_S と I_D は互いに等しくなる．自乗則から， V_{GS} は次のようになる．

$$V_{GS} = \sqrt{\frac{I}{K}} + V_{Th} \quad (1\cdot29)$$

出力電圧 V_0 は， $V_0 = V_1 - V_{GS} = V_1 - \sqrt{I/K} - V_{Th}$ となる．この回路では， V_{Th} より小さな電圧分のシフトをすることはできない．

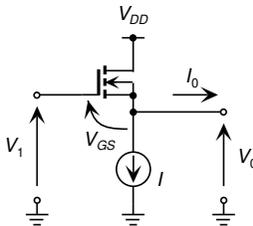


図 1・20 レベルシフト回路