

## ■4 群 (モバイル・通信) - 1 編 (無線通信基礎)

---

# 10 章 送信機

(執筆者: 榎橋祥一) [2009 年 1 月 受領]

### ■ 概要 ■

本章では, 無線通信システムを構成する重要なハードウェアの一つである送信機を概説する. 具体的には, 移動通信システムにおける送信増幅装置の構成, 変調器, 電力増幅器の効率, 電力増幅器の線形化技術及び周波数シンセサイザについて述べる.

## ■4 群 - 1 編 - 10 章

### 10-1 送信増幅装置の構成

(執筆者：楢橋祥一) [2009年1月受領]

無線通信システムにおいて、送信増幅装置は変調された無線チャネル信号を所望の送信レベルまで増幅する役割を担う。このとき、多数の無線チャネル信号を同時に取り扱うことがある。例えば、移動通信システムにおいてはセクタセル構成あるいはダイバーシチ構成がとられる場合、1本の同じアンテナを送信及び受信で共用することにより、アンテナ数を減らすとともに基地局設置の利便性向上や経済化を図るためである。

多数の無線チャネル信号を同時に取り扱う方法として二つの基本構成法に大別される。一つは無線チャネル信号それぞれについて個別の増幅器を用いて増幅する「個別増幅構成」、もう一つは多数の無線チャネル信号を一つの大電力増幅器により一括して増幅する「共通増幅構成」である。移動通信システムにおける基地局送信増幅装置では、第1世代アナログ方式と第2世代のGSM (Global System for Mobile Communications) 方式では個別増幅構成が適用された<sup>1)</sup>。一方、米国の第1世代の一部と、第2世代のPDC (Personal Digital Cellular) 方式及び第3世代のW-CDMA (Wideband Code Division Multiple Access) 方式には共通増幅構成が適用された<sup>2)</sup>。共通増幅構成が実用化されるまでは、個別増幅構成をとらざるを得なかった。なぜなら、周波数の異なる多数の信号を増幅器に入力すると、増幅器の入出力非線形性に起因する相互変調ひずみが発生し、スプリアス放射や信号帯域内の雑音発生などの原因となったからである。なお、共通増幅構成の実用化においては、大電力で動作する送信電力増幅器の非線形ひずみについて、経年変化や負荷変動に影響されることなく安定して補償する技術の確立という、電力増幅器の線形化技術という課題を解決する必要があった。電力増幅器の線形化技術については、本章 10-2 節で述べる。

## ■4 群 - 1 編 - 10 章

## 10-2 変調器

(執筆者：楢橋祥一) [2009年1月 受領]

無線通信システムにおいて、変調とは送信すべき情報（変調信号）に基づいて搬送波の振幅と位相を操作することであり、この操作を行う装置が変調器である。搬送波の周波数を  $f_c$  とすると、変調波  $e(t)$  は次式のように表すことができる。

$$e(t) = \text{Re} \left[ E(t) e^{j2\pi f_c t} \right] \quad (10 \cdot 1)$$

$$\begin{aligned} E(t) &= A(t) e^{j\phi(t)} \\ &= A(t) \cos \phi(t) + jA(t) \sin \phi(t) \\ &= I(t) + jQ(t) \end{aligned} \quad (10 \cdot 2)$$

$$\begin{aligned} I(t) &= A(t) \cos \phi(t) \\ Q(t) &= A(t) \sin \phi(t) \end{aligned} \quad (10 \cdot 3)$$

ここで、 $\text{Re}(z)$  は複素数  $z$  の実部を、 $A(t)$  及び  $\phi(t)$  はそれぞれ変調波の瞬時振幅及び瞬時位相を表す。変調器では、変調信号に対応する複素包絡線 ( $I(t)$  及び  $Q(t)$ ) をデジタル信号処理により発生し、直交変調器においてそれぞれ同相搬送波 ( $\cos 2\pi f_c t$ ) 及び直交搬送波 ( $\sin 2\pi f_c t$ ) と乗算した後に加算することで、任意の変調波を得ている。デジタル信号処理を用いた変調器の構成例を図 10・1 に示す。直交変調器は論理的には二つの乗算器と 90 度移相器、分配器及び合成器から構成される。

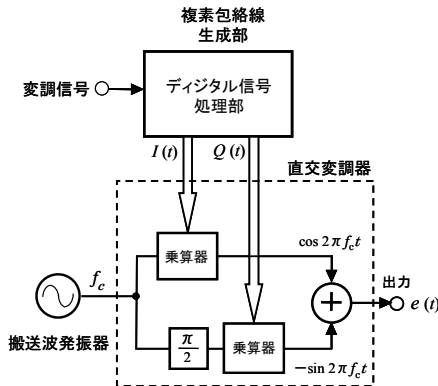


図 10・1 デジタル信号処理を用いた変調器の構成例

乗算器は正負の極性を有する変調信号と搬送波との乗算結果を出力する。直交変調器の性能は乗算器の精度に大きく依存する。実際には、理想的な乗算器を高周波回路で具体化することは困難であり、様々な回路が検討されてきた。代表的な回路構成として、i) 半導体の二次の入出力非線形特性を用いるもの、ii) スイッチング素子を用いるもの、iii) ギルバート型乗算器がある<sup>3)</sup>。

## ■4群 - 1編 - 10章

### 10-3 電力増幅器の効率

(執筆者：橋橋祥一) [2009年1月 受領]

電力増幅器は送信機において要となるデバイスの一つであり、無線通信システムにおいて必要とされる送信出力レベルまで増幅する役割を担う。多くの場合、電力増幅器で消費される電力はそのほかのデバイス・回路の消費電力と比較しても大きく、大電流を要すると共に放熱量も多いことから、電力増幅器の高効率動作は送信機を構成するうえで重要な技術課題となる。電力増幅器の特性はトランジスタのバイアス設定や増幅しようとする信号周波数の高調波処理方法に依存することから、これらの条件によりトランジスタの増幅動作は分類される<sup>4)</sup>。以下、トランジスタとしてFET (Field Effect Transistor; FET: 電界効果トランジスタ) を適用する場合を考える。

FETのゲート電圧に正弦波 ( $\sin \omega t$ ) を印加したとき、ドレイン電流が流れる時間と流れない時間に分けられる。このように正弦波を加えたとき FET に電流が流れる位相を流通角と呼ぶ。ドレイン電流が 0 となる  $\omega t$  を  $\theta/2$  とおくと流通角は  $\theta$  となる。FET の増幅動作は、流通角  $\theta$  を用いて表 10・1 のように規定される。FET に対して直流電源から供給される直流入力電力を  $P_{dc}$ 、基本波出力電力を  $P_{out}$  とすると、ドレイン効率  $\eta_D$  は次式で与えられる。

$$\eta_D = \frac{P_{out}}{P_{in}} \quad (10 \cdot 4)$$

表 10・1 電力増幅器の動作条件

動作	流通角 ( $\theta$ )
A 級	$2\pi$
B 級	$\pi$
C 級	$0 \sim \pi$

#### 10-3-1 A 級動作

A 級動作では  $\theta = 2\pi$  であり、 $\eta_D = 50\%$  となる。A 級動作では線形増幅が可能で、高調波用の共振回路は不要であることから広帯域信号の増幅ができる。現実的には A 級動作の場合の効率は低いため、主に小電力増幅用に用いられる。

#### 10-3-2 B 級動作

B 級動作では  $\theta = \pi$  であり、 $\eta_D = \pi/4 \approx 78.5\%$  となる。B 級動作では FET が電流減として働くのは半周期だけであり、残りの半周期はカットオフ状態である。B 級動作の場合の出力電力は A 級と同じでありながら、効率は A 級よりも高い。また、線形性についても A 級に準ずる特性が得られる。

#### 10-3-3 C 級動作

C 級動作では  $0 < \theta < \pi$  となる。C 級動作では FET が電流源として働く時間について、半周期よりも短くなるようバイアス設定される。その結果、高効率が得られる反面、線形性は

失われる．特に， $\theta \rightarrow 0$  の場合は  $\eta_D \rightarrow 100\%$  となるが，それに伴って取り出し得る出力電力は小さくなる．C 級動作は通常，高効率な非線形増幅器として使用される．

### 10-3-4 スイッチングモード増幅器

FET での消費電力はドレイン電圧及びドレイン電流の各波形の重なりが少ないほど小さいことから，高効率電力増幅器の構成法として各波形ができる限り重ならないような，いわゆるスイッチングモードを用いる増幅器構成技術が提案されている．以下，これらの代表例として D 級，E 級及び F 級動作を概説する．なお，スイッチングモード増幅器については，文献 4) に詳述されている．

#### (1) D 級

D 級動作は，Baxandall によって提案された<sup>3)</sup>．D 級増幅器の構成例を図 10・2 に示す．D 級増幅器では一對の FET と同調回路（帯域通過フィルタ）を使い，FET 対が切り替えスイッチとして動作するように駆動電圧を加える．このスイッチは常にどちらかへ切り替わった状態であり，これにより一定電圧が保たれて電流波形が決まる．D 級動作では理想的には効率 100% が可能だが，現実の素子では飽和電圧（あるいは飽和時の素子抵抗）が 0 ではないこと，スイッチング時間も有限であることから，効率は理論計算値よりも小さい．

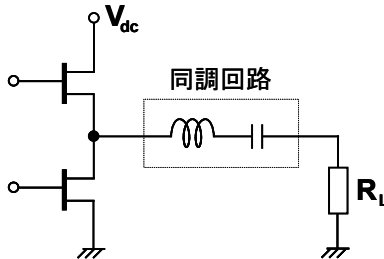


図 10・2 D 級増幅器の構成例

#### (2) E 級

E 級動作は，Sokal によって提案された<sup>3)</sup>．E 級増幅器の構成例を図 10・3 に示す．高周波阻止用インダクタによって入力電流は強制的に一定値となるが，出力回路に同調回路が入っているので出力電流波形は正弦波状となる．FET がオンのとき，ドレイン電圧は 0 でなければならないことから，一定入力電流と出力正弦電流の差がドレイン電流になる．また，FET がオフになるとその差が並列容量負荷に流れ込み，それによってドレイン電圧波形が決まる．この並列容量の電荷は FET がオンになるとき放電される．E 級増幅器もスイッチング動作に基づく構成であることから理想的には効率 100% が可能であるが，現実の素子では FET のオン抵抗があるためドレイン電圧は 0 にはならず，この分での電力消費があることから効率は理論計算値よりも小さい．

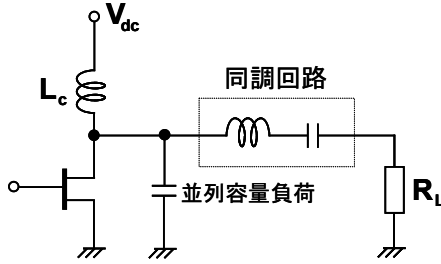


図 10・3 E 級増幅器構成例

## (3) F 級

F級動作は、Raabによって提案された<sup>3)</sup>。F級増幅器の構成を図 10・4(a)に示す。同図のように、出力整合回路のインピーダンス特性を基本波について整合、偶数次及び奇数次高調波についてそれぞれ短絡及び開放となるように構成する。こうすることで、F級増幅器では図 10・3(b)に示すようにFETの出力端でのドレイン電圧 $V_d$ 及びドレイン電流 $I_d$ がそれぞれ矩形波及び半波となるようにFETを動作させる。矩形波及び半波は高調波成分としてそれぞれ奇数次及び偶数次しか含まないので、理想的な条件においてF級増幅器では $\eta_D = 100\%$ が得られる。

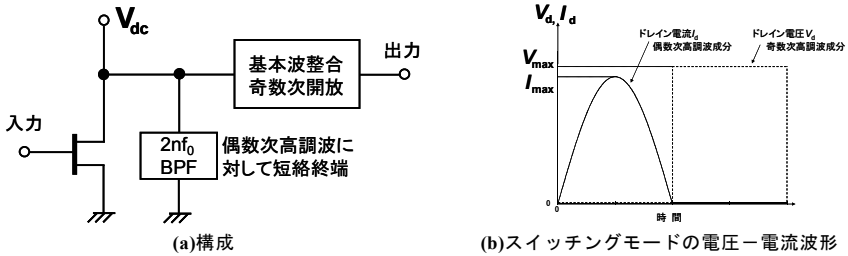


図 10・4 F 級増幅器

## ■4群 - 1編 - 10章

### 10-4 電力増幅器の線形化技術

(執筆著：橋橋祥一) [2009年1月 受領]

第2世代及び第3世代移動通信方式では、複数の無線チャンネル信号を一括して同時に増幅する共通増幅構成がとられる。これは、無線チャンネル信号のキャリア周波数変更に自由度があり、送信増幅器の小型・省電力化に効果的だからである。共通増幅構成では、送信増幅器に極めて高い線形性が要求される。なぜなら、増幅器のもつ非線形性によって各キャリア信号が非線形合成されて相互変調ひずみが発生するとともに、このひずみには入力されたキャリア周波数と異なる成分があるため、それがシステム性能を劣化させないようにしなければならないからである。増幅器で発生する非線形ひずみの発生要因は、i)増幅器のもつ飽和特性、ii)小信号領域における入出力線形性の不完全性、に大別される。i)に関しては原理的に補償できないことから複数の無線チャンネル信号を一括して増幅する場合の、飽和特性に起因する非線形ひずみを定量的に評価する必要がある。また、ii)に関しては効果的な非線形ひずみ補償法の選定と安定動作の確保が鍵となる。

#### 10-4-1 クレストファクタ

クレストファクタとは増幅器の平均出力に対する最大出力の比を表す。クレストファクタは、増幅器のもつ飽和特性に起因する非線形ひずみを評価する指標として用いられる<sup>3)</sup>。

#### 10-4-2 フィードフォワード

フィードフォワードは増幅器の小信号領域における入出力線形性の不完全性に起因する非線形ひずみを補償する方法の一つである。非線形ひずみ補償法としてフィードフォワードを用いた増幅器はフィードフォワード増幅器と呼ばれ、第2世代以降の移動通信基地局用送信増幅器として広く利用されている<sup>5)</sup>。フィードフォワード増幅器の基本構成を図10・5に示す。フィードフォワード増幅器は、補償対象となる主増幅器のひずみ成分を検出するためのひずみ検出回路と、検出したひずみ成分を補助増幅器で増幅した後、再び主増幅器の出力に等振幅逆相で注入することによりひずみを除去するためのひずみ除去回路で構成される(以降、ひずみ検出回路及びひずみ補償回路をまとめて干渉回路と呼ぶ)。

図10・5で入力信号を $s$ 、主増幅器の増幅率を $A$ 、主増幅器で発生するひずみ(熱雑音なども含む)を $\varepsilon$ 、補助増幅器の増幅率を $B$ 、経路8から9への結合減衰量を $1/B$ 、補助増幅器で発生するひずみ(熱雑音などを含む)を $\delta$ とすると、理想状態におけるフィードフォワード増幅器の出力端9での出力は $(As - \delta/B)$ で与えられる。ここでもし、補助増幅器の出力 $(B\varepsilon)$ と $\delta$ との間に $|\delta/B\varepsilon| \ll 1$ が成り立てば、極めて高いひずみ補償特性が得られる。更に、フィードフォワード増幅器ではフィードバック系の構成要素をもたないので、移動通信に適用される送信増幅器のひずみ補償法として適している。

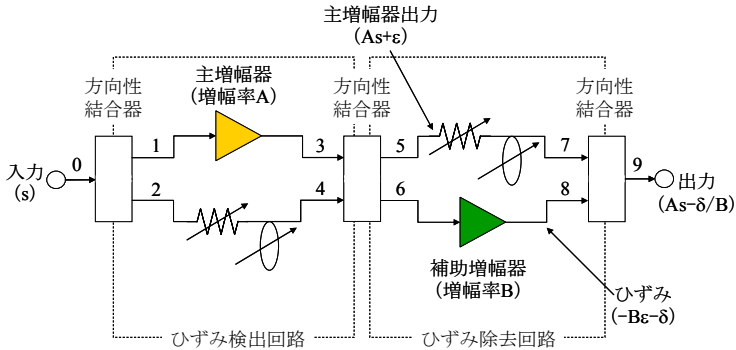


図 10・5 フィードフォワード増幅器の基本構成

一方、フィードフォワード増幅器では、ひずみ検出回路及びひずみ除去回路を構成する二つの経路の伝送特性に関して等振幅逆相（これを干渉回路の平衡性と呼ぶ）となるように、それぞれの回路の高精度調整及び高安定化が必要不可欠である。この伝送特性は温度変化や経時変化などにより容易に変化し、振幅や位相のほんのわずかな変化が干渉回路の平衡性を劣化させる。したがって、干渉回路の平衡性を保つための回路調整を安定して実現することがフィードフォワード増幅器を実用化するうえでの必須の技術課題であった。

自己調整型フィードフォワード (Self-Adjusting Feed-Forward; SAFF) 増幅器は、この技術課題を解決するとともに、従来になく高安定かつ高精度な非線形ひずみ補償を可能にする増幅器である<sup>2)</sup>。SAFF増幅器は第2世代方式のすべてと、第3世代方式の送信増幅器の一部で利用されている。

### 10-4-3 プリディストーション

プリディストーションとは、増幅器の小信号領域における入出力線形性の不完全性に起因する非線形ひずみを補償する方法の一つである。具体的には、増幅器への入力信号を用いて増幅器で発生する非線形ひずみ信号の振幅及び位相に関して、それぞれ逆特性となるようにあらかじめ入力信号を調整することで、非線形ひずみを補償するものである。

プリディストーションの原理について、図 10・6 を用いて説明する。同図(a)に示すように電力増幅器の振幅及び位相が  $G$  という複素関数で表されるものと仮定する。また、 $G$  の一例を図 10・5(b)に示す。このとき、図 10・5(c)に示すように振幅及び位相に関して  $G$  の逆特性をもつ複素関数  $F$  を用いて入力信号を調整すれば、図 10・5(d)に示すように線形性に優れた入出力特性を得ることができる。このように、入出力特性が複素関数  $F$  で表される補償器をプリディストータといい、プリディストータを用いた非線形ひずみ補償法をプリディストーションという。また、複素関数  $F$  に関してアナログ信号処理及びデジタル信号処理で構成するものをそれぞれアナログプリディストーション及びデジタルプリディストーションと呼ぶ。



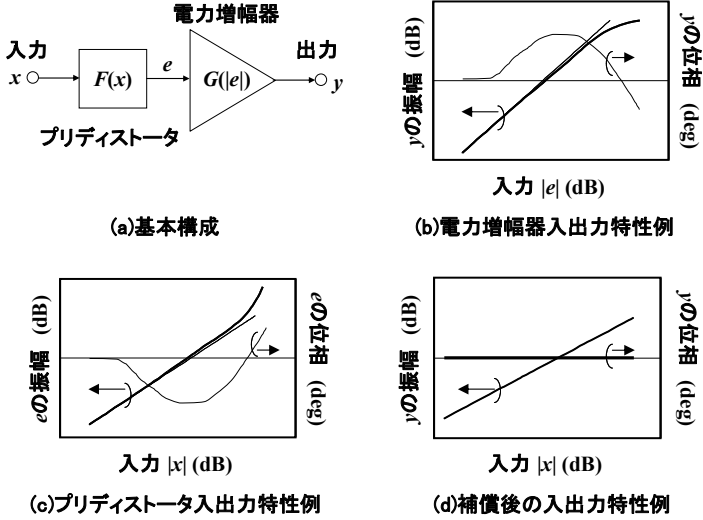


図 10・6 プリディストーションの原理

プリディストーションでは、本章 10-4-2 節で述べたフィードフォワードと比較して補助増幅器を必要としないこと、遅延線による損失がないことから、低消費電力な増幅器を構成することができる。デジタルプリディストーションは、第 3 世代移动通信基地局用電力増幅器の非線形ひずみ補償法として用いられている<sup>3)</sup>。

## ■4群 - 1編 - 10章

### 10-5 周波数シンセサイザ

(執筆者：垂澤芳明) [2009年1月 受領]

無線回路は、複数の局部発振回路を必要とする。送信系においては、変調回路、送信周波数変換回路に、受信系においては、復調回路、受信周波数変換回路にそれぞれ必要とする。無線送受信回路では、これら複数の局部発振回路系を総称して周波数シンセサイザと呼ぶことができる。送信周波数変換回路は、送信周波数を決定、受信周波数変換回路は、受信周波数を決定する。無線周波数を適切に管理するために、これら周波数変換回路に使用される局発振回路は、重要である。V/UHF帯以上の無線周波数を利用する移動無線装置では、これら周波数変換用の局部発振回路の実現に技術的な課題が多くある。このため、周波数シンセサイザ技術は、周波数変換用の局部発振回路を実現する技術と等しく呼ばれることが多い。以下に移動無線装置の周波数変換用の周波数シンセサイザを概説する。

#### 10-5-1 基本構成

移動無線装置の周波数変換回路に多く用いられる周波数シンセサイザは、電圧制御発振器 (Voltage Controlled Oscillator; VCO)、ループフィルタ (Loop Filter)、可変分周器 (Programmable Divider)、基準発振器 (Reference Oscillator)、位相比較器 (Phase Detector) から構成される<sup>6)</sup>。この周波数シンセサイザは、位相同期ループ (Phase Locked Loop; PLL) となっており、PLLの効果により、VCOの出力信号の位相は、基準発振器の信号の位相に同期する。このとき、VCOの周波数 $f_{out}$ は、 $f_{out}=N \cdot f_{ref}$ と表せる。ここで、 $N$ は、可変分周器の分周数、 $f_{ref}$ は、基準発振器の周波数である。例えば、 $f_{ref}$ を100 kHz、 $N$ を19000~21000の整数とすれば、VCOの出力周波数は、1900~21000 MHzを100 kHz間隔で指定できる。

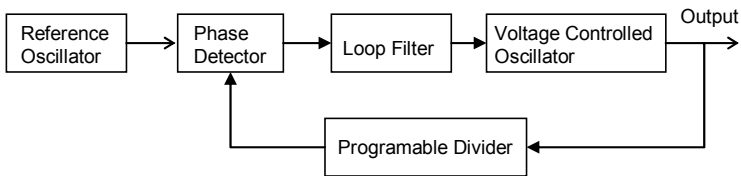


図 10・7 PLL 周波数シンセサイザの基本構成

V/UHF帯またはマイクロ波帯のVCOは、分布定数や誘電体の共振器を用いたハートレー型またはコツビツ型の発振回路で構成する。VCOは、無線システムが要求する安定度を満足しない。しかし、基準発振器が十分な安定度をもっていれば、PLLの効果により、VCOの周波数安定度は、基準発振器と同様となる。V/UHF帯の移動無線装置は、温度補償された $10^{-6}$ 程度の周波数安定度を有する水晶発振器を搭載しており、周波数シンセサイザの周波数安定度も $10^{-6}$ 程度を得ている。周波数シンセサイザの出力信号の安定度は、その位相変動の周波数スペクトラムで表せる。年間及び日程度の時間に対する位相の変動は、周波数安定度として表している。一方、秒またはミリ秒以下の短い時間の位相変動は、位

相雑音と呼んでいる。PLLを用いた周波数シンセサイザの位相雑音は、基準発振器の位相変動、VCOの位相変動、PLLのループ定数に依存する。

### 10-5-2 無線システムと周波数シンセサイザ

周波数シンセサイザに要求される特性は、無線システムに深く依存する。特に、携帯電話において、それは、顕著である。第1世代と呼ばれる携帯電話は、アナログ変調技術を基本としたFDMAと呼ばれる無線アクセス方式であり、搬送波周波数間隔は、25kHz以下と狭かった。このため、周波数シンセサイザは、高い周波数安定度と低い位相雑音特性が要求され、例えば、位相雑音は、オフセット周波数 25 kHz で -110 dBc以下であった<sup>7)</sup>。

第2世代と呼ばれるTD/FDMA方式のデジタル携帯電話の場合、高周波数安定度と低位相雑音に加えて、高速の周波数切換特性が要求された。TC-DLPSは、低消費電力と高速切換を両立させた<sup>8)</sup>。また、フラクショナル分周方式、PLLとダイレクトデジタルシンセサイザを組み合わせる方式の周波数シンセサイザも開発された<sup>9)</sup>。

第3世代の携帯電話では、拡散変調を基本としたW-CDMAと呼ばれる無線アクセス方式が開発された。第3世代における周波数シンセサイザは、マルチバンドと小型化を必要とした。例えば、日本国内において、第1世代は、800 MHz帯のみを無線周波数として利用していたが、第3世代では、800 MHz帯、1.7 GHz帯、2 GHz帯を利用している。小型化は、CMOS技術を用いて、デジタル分周器とVCOを1チップに納めることで実現している。

#### ■参考文献

- 1) N. Nakajima and T. Nojima, "Advanced RF Technologies and Future Requirements for Mobile Communication Base Stations," IEICE Trans. Electron., vol.E85-C, no.12, pp.1950-1958, Dec. 2002.
- 2) 野島, 楯橋, "移動通信用超低歪多周波共通増幅器—自己調整形フィードフォワード(SAFF)—," 電子情報通信学会, 技術研究報告RCS90-4, April. 1990.
- 3) 野島, 山尾編著, "モバイル通信の無線回路技術," 電子情報通信学会, 2007.
- 4) H.L. Klauss, C.W. Bostian, and F.H. Raab, "Solid State Radio Engineering," John Wiley and Sons, 1980.
- 5) T. Nojima, "Nonlinear compensation technologies for microwave power amplifiers in radio communication systems," IEICE Trans. Electron., vol.E82-C, no.5, pp.679-686, May 1999.
- 6) U.L. Rode, "Digital PLL frequency synthesizers theory and design," Prentice-Hall, 1983.
- 7) Y. Tarusawa and H. Suzuki, "Low-Noise 2-GHz-Band VCO Implementation for Frequency Synthesizer Used in Land Mobile Radio," IEICE, vol.E72, no.10, Oct. 1989.
- 8) Y. Tarusawa, Y. Yamao and T. Nojima, "Twin Counter Digital Loop Preset Frequency Synthesizer," IEICE, vol.J76-C-1, no.11, pp.437-444, 1993.
- 9) W.A. Alqaq and J.H. Gu, "New Behavioral Models Fractional Fast and Accurate Simulation of Sigma Delta Fractional N Synthesizers using Ansoft Designer," Microwave Journal, March 2004.