**■6 群（コンピュータ －基礎理論とハードウェア）－１編（コンピュータの歴史）**

# 4 章 日本のコンピュータ開発史

（執筆者：山田昭彦）［2009 年 4 月 受領］

## ■概要■

電子式のコンピュータは 1940 年代前半ばに欧米で開発が開始されたが, 我が国では戦後になって欧米同様まず大学などで真空管式コンピュータが開発され，続いてパラメトロン式及びトランジスタ式コンピュータが開発された．1960 年代後半からは集積回路を用いたメインフレームが開発され製品が出荷されたが，これらと並行して小型で安価な事務用のオフィスコンピュータや科学技術用のミニコンピュータも製品化され，コンピュータが中小企業にも普及するようになった．更に，マイクロプロセッサの誕生とともに 1970 年代後半には日本語を扱えるパーソナルコンピュータが誕生し，家庭にもコンピュータが普及し始めた．科学技術用のスーパーコンピュータについても 1980 年代前半ばから日本のメーカが市場に参入し製品出荷を開始し，日米での開発競争が続いている．

これらの汎用系のコンピュータとともに，ゲームマシンを代表とする組込み型の専用コンピュータシステムも次々高性能のものが開発され，グラフィック性能においては汎用機を上回る高性能のものも出現した．

## 【本章の構成】

本章では，日本におけるコンピュータ開発の歴史として，黎明期からメインフレームを経てパーソナルコンピュータにいたる歴史（4-1 節），及び家庭用ゲーム機の歴史（4-2 節）について述べる．

■6 群 － 1 編 － 4 章

# 4-1 コンピュータ開発の歴史

（執筆者：山田昭彦）［2009 年 4 月 受領］

## 4-1-1 黎明期のコンピュータ（第 1 世代・第 2 世代）[1), 2), 3)]

我が国では戦前及び戦時中に機械式計算機，電気機械式計算機などの計算機械やアナログコンピュータの研究開発は行われてきたが，電子式のデジタルコンピュータは終戦直後に開発が開始された．1940 年代後半からリレー式，真空管式，パラメトロン式，トランジスタ式のコンピュータがほとんど並行して開発されたことになる．

機械式計算機については，明治時代に矢頭良一が算盤と同様の 2-5 進法を入力とする手動式卓上計算機「自働算盤」[4)] を発明し，1903 年に特許を取得してこれを製作・販売している．1923 年には大本寅治郎がドイツ製の機械式計算機を改良した機械式卓上型計算機を売り出した．のちにタイガー計算器[5)] と名付けられ外国製品より安価であったことから広く普及し，1960 年まで製造された．

1930 年代に日本電気の中嶋章，榛澤正男はスイッチング理論を発表したが，電気試験所（後の電子技術総合研究所（電総研），現在の産業技術総合研究所（産総研））の大橋幹一，後藤以紀はこれを論理代数，論理数学に発展させた．駒宮安男はこれを電気計算回路理論に応用し，リレー式コンピュータ ETL Mark I を 1952 年に，ETL Mark II を 1955 年に開発した．東京大学の山下英男は戦時中より統計機の研究を行い，1948 年にリレーや度数計を用いて山下式画線統計機を開発したが，のちに企業で商品化された．富士通では 1954 年にリレー式コンピュータの商用機 FACOM-100 を完成している．

### (1) 真空管式コンピュータ

1940 年代後半より大阪大学，富士写真フィルム（現在の富士フィルム），東京大学で前後して真空管式コンピュータの研究開発が開始された．大阪大学工学部精密工学科の城憲三は戦時中より計算機械の研究と教育を行っていたが，1946 年 2 月に米国でENIACが完成したことをNewsweekで知ってただちに電子計算機の研究に着手し，牧之内三郎，安井祐と真空管を用いて 1950 年にENIAC型の 10 進演算装置を試作した．続いてEDSACをモデルとしたプログラム内蔵式 2 進法真空管式コンピュータ[6)] の開発を開始した．1948 年より文部省から毎年数万円の科学研究各個研究費，1953 年に 80 万円，1954 年に 30 万円の科学試験研究費の補助を受け，あとは講座の経常費を振り向けて開発を続け，1959 年ごろには基本的な機能動作は確認され完成に近づいたが，トランジスタ式コンピュータの商用機導入が決定されたため開発は中止された．真空管 1500 本，ダイオード 4000 本，固定ガラス遅延線記憶 1024 語を使用し，クロック周波数 1 MHz，加算時間 40 μsと，当時としては高速のコンピュータであった．城と牧之内の共著になる「計算機械」[7)]（共立全書）は 1953 年 6 月に出版され，当時この分野で唯一のコンピュータに関する専門書であった．

富士写真フィルムの岡崎文次は「科学朝日」の 1948 年 8 月号に掲載された IBM-SSEC（Selective Sequence Electronic Calculator）の記事を見て，コンピュータの可能性を知った．「レンズ設計の自動的方法について」という社内レポートを提出し，1949 年 3 月に 20 万円の社内研究予算を得て真空管式コンピュータの開発を開始した．1952 年 12 月から製作に着手し，

ほとんど単独で 1956 年 3 月に我が国最初のコンピュータ FUJIC [8] を完成した．FUJIC は 2 進並列式, 3 アドレスのコンピュータで, 真空管 1700 本, 水銀遅延線 256 語（1 語 33 ビット）の記憶装置を使用した. クロック周波数は 30 kHz と低速であったが, 加算 0.1 ms, 乗算 1.6 ms でレンズ設計に必要な性能は満たしていた．FUJIC は社内のレンズ設計業務のほか，外部から委託された計算も実施した.

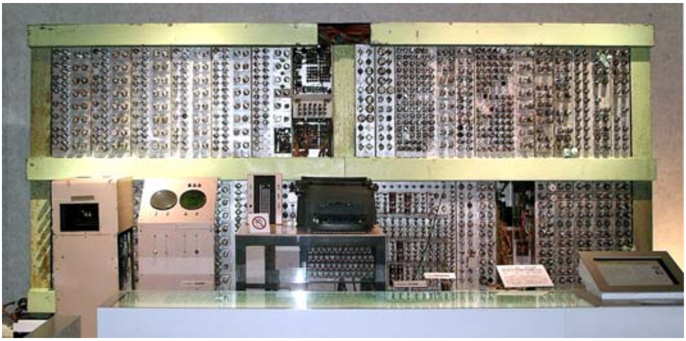

**図 4・1　富士写真フィルムで開発された我が国最初のコンピュータ** FUJIC
**（国立科学博物館所蔵・常設展示）**

東京大学では，1951 年に山下英男が研究担当者となり文部省科学研究費を得て「電子計算機の研究」を開始し，当時，コンピュータの研究を開始していた東京芝浦電気（現在の東芝）が参加した．翌 1952 年に 1,011 万円の機関研究費を得て東芝と共同で真空管式コンピュータ TAC [9] の開発を開始した．翌年からは校費が投入された．TAC は EDSAC をもとにインデックスレジスタや浮動小数点演算機構などを追加し，真空管 7000 本，ダイオード 3000 本，ブラウン管 16 本を用いた 512 語（35 ビット/語）のブラウン管記憶装置を使用した．途中調整が難航し，東芝が 1956 年に共同研究から撤退したが，東京大学の村田健郎，中澤喜一郎（当時大学院学生）などの努力により 1959 年 2 月に完成した．クロック周波数は 330 kHz で，加算時間 0.48 ms，乗算時間 5.04 ms（固定小数点）であった．

我が国で開発された真空管式コンピュータは上記の 3 台だけであり，製品化は行われず，直接第二世代機への技術的な継承はなかったが，啓蒙的及び教育的な面で果たした役割は非常に大きい.

### (2)　パラメトロン式コンピュータ

真空管は信頼性，発熱量，大きさなどの点でコンピュータの素子として問題が多く，これに代わるものが求められていた．1954 年に東京大学理学部高橋秀俊研究室の後藤英一（当時大学院生）は新しい論理素子パラメトロン [10] を発明したが，これは受動素子のコイルとコンデンサからのみ構成され信頼度が高く安価であったため，東京大学，電電公社電気通信研究所，東北大学（日本電気と共同）などでパラメトロンを用いてコンピュータの研究開発が開始された．電気通信研究所の MUSASINO-1（M-1）[11] が 1957 年 3 月に稼動し，最初のパラメ

トロンコンピュータとなった．Illiac I のアーキテクチャを採用した 2 進並列方式のコンピュータで，パラメトロン 5400 個，磁心記憶 256 語（1 語 40 ビット）を使用した．東京大学高橋研究室で開発された PC-1 [10)] （**図 4･2**）は 1958 年 3 月に完成し，学内で使用された．EDSAC に類似のアーキテクチャで 2 進並列方式, パラメトロン 4300 個, 磁心記憶 256 語を使用した.

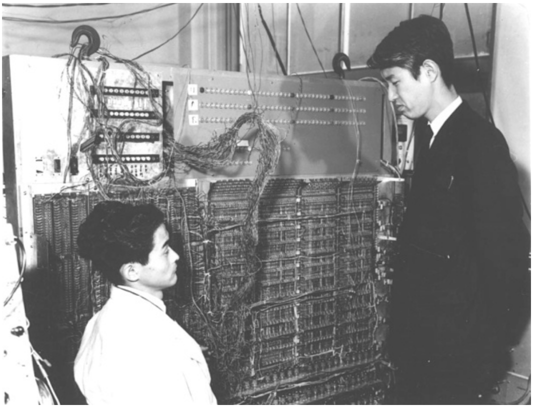

**図 4・2　パラメトロンの発明者後藤英一(左)と高橋秀俊.**
**後方はパラメトロンコンピュータ** PC-1

日立中央研究所では社内技術計算用に HIPAC MK-1 を 1957 年 12 月に開発し，これをもとに製品化が行われた．日本電気，富士通信機製造（現在の富士通），沖電気工業，日本電子測器，光電製作所でも次々とパラメトロンコンピュータが製品化された．また大井電気ではパラメトロン電卓が製造された.

パラメトロンは信頼性の面では優れていたが速度，消費電力の面でトランジスタに比べ不利であった．そのためトランジスタの信頼性が向上するにつれてトランジスタに置き換えられていき，1960 年代前半ばでパラメトロンコンピュータの開発は打ち切られた．唯一日本電気の超小型シリーズパラメトロンコンピュータは事務用に特化し小型でかつ安価であったため多数販売され，1970 年代後半まで開発・販売が続けられ，その後のオフィスコンピュータの原型となった.

### (3)　トランジスタ式コンピュータ

1956 年 7 月に電気試験所に和田弘を部長とする電子部が発足し，トランジスタ式コンピュータ ETL Mark III [12)] の開発が開始された．記憶装置は当初水銀遅延回路で計画されたが, その後取扱いの容易な光学ガラスの超音波遅延線に変更され，金石研究所（後に京セラと合併）でその開発が行われ，512 ビットの記憶素子 4 本が使用された．トランジスタには東京通信工業（現在のソニー）の点接触型が用いられた．アーキテクチャは EDSAC 類似の 2 進直列方式で，基本回路にはトランジスタ 1 本でフリップフロップを構成できるダイナミック型が採用された．クロックパルスは 1 MHz で，加算時間 560 μs を実現した．当時の点接触トランジスタは信頼性が低かったが，プラグイン実装方式を採用することにより短期間に完成できたと報告されている.

ETL Mark III の開発に続いて，信頼度を高めるため接合型トランジスタを用いた ETL Mark IV [12] の開発が開始された．接合型は動作速度が速くなかったためクロックパルスは 180 kHz に設定された．記憶装置は磁気ドラムが採用され，機械的な部分は北辰電機（その後横河北辰電機，現在の横河電機）に，磁気的な部分は東京通信工業に依頼し，回転速度 18000 rpm, 記憶容量 24000 ビットのものが製作された. Mark IV には 10 進法が採用され, 4 ビット並列, 6 桁直列（BCD コード）で処理が行われた．トランジスタ 470 本，ダイオード 4600 本を使用して，1957 年 11 月に完成した．

その後 ETL Mark IV に基づく製品化が日本電気，日立製作所，松下電器産業，北辰電機などで次々行われた．Mark IV は 10 進方式を採用していたため各社の製品も事務処理用コンピュータとして多数販売された．日本電気の NEAC 2201 が 1958 年 8 月に稼動を開始し，最初のトランジスタ商用機となった. 次が日立製作所の HITAC 301 で 1959 年 4 月に完成した．これらは 1958 年 11 月に開設された(社)日本電子工業振興協会（電子協）の計算センターに設置された．電気試験所では ETL Mark IV を機能拡張し，1 K 語の磁心記憶装置をもつ ETL Mark IV A を 1959 年に完成させた．また，所内ユーザ用に ETL Mark V を開発したが，日立製作所はこれを HITAC 102 として商品化した．京都大学の矢島修三らはこれを改良した KDC-1 を開発した．

日立製作所では科学計算用大型機 HITAC 5020 を 1963 年 9 月に開発し，京都大学，続いて電気通信研究所，東京大学から受注した．これは 18 MHz の高速クロックを用いた直列型コンピュータであったが，続いて直並列化した上位機 HITAC 5020E が開発された．

国鉄の穂坂衛らは日立製作所の協力を得て座席予約システム MARS-1 [13] を開発し，1960 年 2 月より運用を開始した．これは世界最初の列車座席予約システムとなった．MARS-1 はトランジスタによるスタティックフリップを基本回路とし，磁気ドラムによる遅延レジスタを採用し，リアルタイム処理を実現するためにプログラムを内蔵せずにハードワイヤードロジック方式をとった．続いて MARS-101 [13] が 1964 年 1 月に完成し，みどりの窓口が全国に展開され座席予約業務が開始された．これには第 3 世代を先取りした機能分散方式の汎用コンピュータが開発され使用された．

### (4) 国産コンピュータ産業の振興

通商産業省（現在の経済産業省）はコンピュータの国産化に強い関心をもっていたが, 1955 年 4 月に(財)電波技術協会にメーカを委員とする電子計算機調査委員会ができ，委員会で内外のコンピュータについて通産省の補助のもとに調査を行った. 更に, この委員会は IBM 650 を上回るコンピュータを東芝，日本電気，日立製作所，北辰電機，富士通，三菱電機，沖電気，黒澤通信機で分担して開発することを決定し，各社で開発が開始された．通産省は電子工業, コンピュータ産業の振興を図るため, 1957 年 6 月に電子工業振興臨時措置法（電振法）を制定し，この法の趣旨に沿って 1958 年 4 月にメーカを会員とする(社)日本電子工業振興協会が発足した．電子計算機調査委員会は電子協に移ったが，分担開発したシステムはまとまらなかった．

## 4-1-2 メインフレーム（第 3 世代）[14), 15)]

### (1) 国産メインフレームの開発 [16)]

1964 年に IBM からシステム 360 が発表され，コンピュータは第 3 世代に入った．第 3 世代コンピュータではマイクロプログラム方式が全面的に採用されたが，1961 年に京都大学と東芝が共同で我が国最初のマイクロプログラム方式のコンピュータ KT パイロットを試作していた．1964 年には富士通，沖電気，日本電気が通産省補助金により共同で大型コンピュータ FONTAC を開発し，電子協に納入した．

これらの成果や米国のコンピュータメーカとの技術提携により，我が国でもIBMシステム/360 に対抗して，第 3 世代の新シリーズコンピュータが発表された．日本電気はハネウエルと提携してNEACシリーズ 2200を 1965 年 5 月に，日立製作所はRCAと提携してHITAC 8000シリーズを 1965 年 9 月に発表した. 富士通は提携を行わずFONTACの成果を大型モデルに適用してFACOM 230 シリーズを発表した．東芝はKTパイロットをもとにTOSBAC 3400を開発しこれをシリーズ化した. その後GEとの技術提携によるTOSBAC 5400 シリーズを発表した．三菱電機はTRWとの技術提携機の後継としてMELCOM-3100 シリーズ，XDS（Xerox Data Systems）との技術提携によるMELCOM 7000 シリーズを発表した．沖電気工業は中小型のOKIMINITACシリーズの開発，スペリーランドとの合併会社沖ユニバックによるユニバック機の国産化を行った．第 3 世代機の大型モデルでは，日本電気が我が国で最初に全面的にIC化したNEACシリーズ 2200 モデル 500 を 1966 年 10 月に，日立製作所がマイクログラム制御のHITAC 8500 を技術提携に頼らずに独自技術により開発した．富士通では全面的にTTL ICを採用した大型機FACOM 230/60 を 1968 年 3 月に開発し，1 号機を京都大学に納入した．

1970 年代からは第 3.5 世代となり，IBMシステム/370 ではLSI（大規模集積回路）が採用された．また，磁気コアに変わって集積回路がメモリに用いられるようになり，更に仮想記憶方式が採用されるようになった．我が国では新製品系列開発補助金制度の発足に伴いコンピュータメーカが富士通・日立製作所，日本電気・東芝，三菱電機・沖電気に 3 系列化され，Mシリーズ，ACOSシリーズ，COSMOシリーズがそれぞれのグループで開発された．Mシリーズは 1974 年 11 月にM180 とM190 の 2 モデルが発表され，1975 年 5 月にM160，M170 が発表された．M190 とM160 を富士通が，M180 とM170 を日立製作所が担当した．M190 は 100ゲート/チップのLSIを用いて全面的にLSI化された世界最初のメインフレームであり，1975年 11 月に披露された．1978 年にはMシリーズ最上位機のM200 が富士通から，続いてM200Hが日立製作所から発表された．1979 年にはIBMの 4300 発表に続いて，日本電気はIBM 4331に対抗する価格性能比の優れた小型機ACOSシステム 250 を発表した．1979 年末には三菱電機は高速論理LSIを搭載したCOSMOシリーズ最上位機COSMO 900IIを発表した．また，1976年度から超LSI開発補助金が日立製作所・富士通・三菱グループ及び日本電気・東芝の 2 グループに支給され，ハードウェア技術力の強化が行われた．その結果高性能なLSI，VLSIが開発されて強力なメインフレームが実現し，欧米にも次々輸出されるようになった．IBM互換機開発にからんでIBMとの係争問題も発生した．

1980 年に入ると日本電気が ACOS シリーズ最上位機システム 1000 を発表し，翌年には日立製作所がこれまでのシリーズを強化した M200 シリーズを，富士通は M300 シリーズを発表した．性能の更なる向上のためマルチプロセッサ化が図られ，1985 年に発表された日本電

気 ACOS システム 1500，日立製作所 M-680H，富士通では最大 4 CPU 構成がとられ，拡張記憶が追加された．1980 年代はダウンサイジングが進み，メインフレーム市場は縮小するとともに価格も急速に低下した．1990 年には日立製作所 M-880，日本電気 ACOS システム 3800，富士通 M-1800 が発表され，最上位モデルの性能が更に強化されたが，1994 年に低消費電力の CMOS 技術が超大型機にも採用され，IBM の System/390 9672 シリーズ，日本電気のパラレル ACOS シリーズ PX 7800 が発表された．富士通は翌年 CMOS 大型サーバの GS 8000 シリーズ発表した．日立製作所は ECL と CMOS の混載技術を開発しこれを採用したハイエンドサーバ MP5800 を 1995 年に出荷し，更に強化した MP6000 を 1999 年に発表した．CMOS プロセッサの性能も急速に向上し，2000 年以降はメインフレームもすべて CMOS プロセッサになった．

### (2)　通産省大型プロジェクト（大プロ）

我が国のコンピュータ技術を国際的にも競争できる水準にまで高めるため，通産省が約 100 億円の開発費を負担し，通産省，電子技術総合研究所の指導のもとで超高性能電子計算機の開発を行う国家プロジェクトが 1966 年から 5 ヵ年計画で開始された．このプロジェクトは 1970 年を目処に世界最高水準に比較し得る超高性能機実現を目標としてきた．本体と論理回路用 LSI を日立製作所が，NMOS LSI メモリを日本電気が担当し，1972 年 8 月に完成した．32 ビット仮想アドレス方式，マルチプロセッサ方式，バッファ記憶制御方式，ハイブリッド式超高速 LSI が採用され，サイクル時間 60 ns，16 K バイトのキャッシュメモリが実装された．この成果は日立製作所の HITAC 8700/8800 開発に利用された．またその後の LSI メモリやマイクロプロセッサに使用される NMOS LSI の基礎技術がこのプロジェクトにより確立された．

### (3)　電電公社 DIPS プロジェクト [17)]

電電公社の電気通信研究は通産省の電気試験所とともに我が国の初期のコンピュータの黎明期において指導的な役割を果たしたが，パラメトロン式コンピュータ M-1，電話料金計算用計算機 CM-100 の開発以降は電子交換機の研究へ移行した．第 3 世代になりデータ通信の認可に伴い，データ通信用大型コンピュータの開発を 1967 年から計画し，1969 年から日本電気，富士通，日立製作所と共同で DIPS（Dendenkosha Information Processing System）の開発を行った．同一アーキテクチャの下に DIPS-1，11/10，11/5，11/5E，11/5X のシリーズが開発され，更に超 LSI による V シリーズへと展開された．1991 年度末時点での DIPS の稼動システムは 1500 システムに達した．1992 年に 25 年にわたるプロジェクトは終結された．

## 4-1-3　スーパーコンピュータ [18), 19)]

米国では 1960 年代よりメインフレーム開発と並行して科学技術計算用に高性能なスーパーコンピュータの開発が行われてきた．我が国では 1977 年に富士通がベクトルプロセッサFACOM 230-75APUを開発し航空宇宙技術研究所（2003 年より宇宙航空研究開発機構JAXAに統合）に納入した．続いて日立製作所，日本電気，三菱電機が汎用大型コンピュータにベクトル処理機能を組み込んだ統合型アレイプロセッサを相次いで商用化した．

### (1)　ベクトル型スーパーコンピュータの開発

1982 年以降日本の富士通，日立製作所，日本電気はスーパーコンピュータ市場に本格的に参入し，富士通のVPシリーズ（VP-100/200），日立製作所のS-810 シリーズ，日本電気のSXシリーズ（SX-1/2）のベクトル型スーパーコンピュータが発表された．1983 年に発表されたSX-2 は世界で初めて実用的なプログラムで 1 GFLOPSを実現した．これらはいずれもクレイのCRAY-1 と同様のベクトルレジスタ方式を採用したが，単一プロセッサに多くのパイプラインを装備し，ベクトルレジスタの容量やメモリの容量を大きくするなど強力なハードウェアを備えていた．また，自社のメインフレームとの互換性を持たせ，メインフレームユーザのスーパーコンピュータ利用を容易にするよう配慮された．後継機として 1987 年にはS-820 が日立製作所から，1988 年にVP-2000 が富士通から，1989 年にはSX-3 が日本電気から発表された．

航空宇宙技術研究所（航技研）では 1993 年 2 月に数値風洞（Numerical Wind Tunnel : NWT）を富士通と共同で開発した. 166 台の PE をクロスバスイッチで結合する分散メモリ型並列ベクトルコンピュータの方式が採用された．CPU ボードには BiCMOS（Bipolar CMOS），ECL（Emitter-Coupled Logic，エミッタ結合論理），GaAs（Gallium Arsenide，ガリウム砒素）の 3 種類の素子が使用された．ピーク性能は 280 GFLOPS の世界最高速を達成し，1995 年までその記録を維持した．

1993 年に，日立製作所はバイポーラで最大 4 並列の共有メモリ型ベクトルプロセッサの S-3800 を, 富士通は航技研と共同開発した NWT の技術を用いて分散メモリ高並列（最大 222）ベクトルコンピュータ VPP-500 を開発した．また，VPP-500 を CMOS 化した並列度 16 の VPP-300 を 1995 年に, 並列度 512 の上位機 VPP-700 を 1996 年に出荷した. 日本電気は CMOS で 32 まで共有メモリ可能で最大並列度 512 のベクトルプロセッサ SX-4 を 1995 年に，後継機 SX-5 を 1998 年に出荷した．2001 年にはベクトルプロセッサを 1 チップ化した SX-6（最大 1024 PE）を発表した．

宇宙開発事業団，日本原子力研究所，海洋科学技術センターでは，地球温暖化やエルニーニョのような地球規模の環境変動をシミュレーションする地球シミュレータ [20) ] を開発した．製造は日本電気が担当し，海洋研究開発機構内の地球シミュレータセンターに設置した．超並列ベクトル型スーパーコンピュータで 2002 年 2 月に完成，ピーク値 40 TFlops，Linpack ベンチマークで 35.86 TFLOPS の世界最高記録を達成し, 2 年半の間世界でトップの座を維持した. 1 ノードが 8 プロセッサで構成され, 全体で 640 ノード, 5120 プロセッサで構成される. ノードごとに 16 GB の共有メモリをもち，主記憶総容量は 10 TB となる．ノード間は 1 段クロスバスイッチで結合され，並列処理において優れたスケーラビリティを実現した．2009 年 3 月に新システム（日本電気 SX-9/E）に更新された．

**図 4・3　地球シミュレータ：青い筐体がプロセッサノード，緑の筐体がクロスバスイッチ，白い筐体は磁気ディスク（写真提供：**JAMSTEC**）**

**(2) 並列型スーパーコンピュータ**

米国では 1980 年代からスカラー型の高並列, 超並列のスーパーコンピュータ開発が推進されていた. 我が国では富士通が 1992 年に 16～1024 PE のスカラー並列型スーパーコンピュータ AP-1000 を，1996 年に Ultra-Sparc を用いた 4～1024 ノードの AP-3000 を発表した．日本電気では 1993 年に Cenju-2 を，1994 年に Cenju-3（VR4400SC，最大 256 PE）を，1997 年に Cenju-4（VR10000，最大 1024 PE）を開発した．日立製作所は 1994 年に 8-124PE の SR-2001 を発表した．筑波大学は日立製作所の協力を得て，ピーク性能 614 G FLOPS の分散メモリ型超並列スーパーコンピュータ CP-PACS を 1996 年 9 月に完成した. 2048 台の演算ユニットと 128 台の I/O ユニットが 3 次元結合網により結合されている．1996 年 9 月に Linpack ベンチマークで 368.2 GFLOPS の世界最高記録を達成し，同年 11 月に世界のスーパーコンピュータの Top 500 リストの第 1 位に登録された.

日立製作所は CP-PACS の技術をもとに，RISC ベースの分散メモリ擬似ベクトルコンピュータ SR 2201（並列度 2048）を 1996 年に，後継機 SR 8000（8 プロセッサ/node，最大 128 nodes，7.3 TFLOPS）を 1998 年に，上位機 SR 8000F1 を 2000 年に出荷した．日立製作所はスカラー超並列に移行し，日本電気は並列ベクトルの路線を堅持したが，富士通もその後超並列方式に移行した.

コモディティ高性能プロセッサの高性能化に伴い，クラスタをコモディティ高速ネットワークで接続したクラスタ型並列コンピュータによって高性能スーパーコンピュータを構築することが可能になった．理化学研究所（理研）では三種類のコンピュータをギガビット Ethernet で結合した理研スーパー・コンパウンド・クラスター（RSCC）[21] を 2004 年に導入した．Intel Xeon 2048 CPU（3 GHz）を InfiniBand で接続して Linux クラスタを構成し，12.5 TFlops を実現した．RSCC には，大容量メモリが必要なジョブ用のベクトル並列型の日本電

気 SX-7，分子動力学用の専用ボード搭載クラスタも含まれている．

東京大学（T），筑波大学（T），京都大学（K）では共通仕様「T2K オープンスパコン」[22) ]によりスーパーコンピュータを調達し，これらは 2008 年 6 月に稼動を開始した．AMD の 4 コア Opteron を 4 個搭載した計算ノードを採用し，東大の場合は 952 ノードで 140 TFlops，筑波大は 648 ノードで 95 TFlops，京大は 416 ノードで 61.2 TFlops のピーク性能である．ノード間の接続は，東大は Myrinet，筑波大と京大は InfiniBand を使用している．

### (3) 専用コンピュータ

大学や研究所では研究目的の専用コンピュータが開発されてきたが，大きな成果をあげているものに東京大学，国立天文台，理化学研究所のプロジェクトで開発されている重力計算専用コンピュータ GRAPE [23)] がある．天体の球状星団などの重力計算では，粒子数 $n$ の場合，粒子間引力の計算量が $O(n^2)$ となるため，この部分を専用ハードウェアにより計算する．プロジェクトは1989年に始まり2006年までにGRAPE-1からGRAPE-7までが開発された．1995年に開発された GRAPE-4 はカスタム LSI チップによる超並列機で，1.08 TFlops と科学技術用コンピュータとして世界で初めて 1 TFlops を越え IEEE Gordon Bell 賞を受賞した．2002 年に完成した GRAPE-6 は 2048 チップで 64 TFlops を実現した．GRAPE-2 を分子動力学（MD）にも使用できるようにした MDGRAPE-2 が 1999 年に開発され，理研 RSCC の Linux クラスタにも搭載された．分子動力学シミュレーションに専用化した GRAPE-DR[24)]（理論ピーク性能 2 PFlops）が 2008 年に開発された．

### (4) スーパーコンピュータプロジェクト

通産省は 1981 年から 9 年間「科学技術用高速計算システムプロジェクト」（通称スーパーコンピュータプロジェクト）を実施し，スーパーコンピュータを構築するための要素技術を開発した．デバイス技術についてはGaAs，JJ（Josephson Junction，ジョセフソン結合），HEMT（High Electron Mobility Transistor，高電子移動度トランジスタ）の素子開発が行われた．JJ 素子では論理素子として 2 チップ構成の 4 ビットコンピュータ，8 ビットのDSP，メモリ素子では 4 Kビットアクセス 580 psのチップが開発された．システム技術については並列処理システムの研究開発が行われ，データ駆動システムSIGMA-1 [25)]，マルチベクタシステムPHI及び衛星画像処理システムが開発された．

### (5) 第五世代コンピュータプロジェクト

通商産業省（現経済産業省）は 1982 年に第五世代コンピュータプロジェクトをスタートさせた．創造的かつ先駆的な技術という意味を込めて「第五世代コンピュータ」と名付けられた．「知識情報処理を指向した新しいコンピュータ技術の研究開発」を目標とし，新世代コンピュータ技術開発機構（ICOT）が設立され，並列推論型コンピュータのプロトタイプシステムの試作が行われた．このシステムは，知識情報処理指向のコンピュータとしては，世界最高速，かつ，最大規模のものであった．このシステムは，並列推論マシン（PIM）と呼ばれる大規模な並列ハードウェアシステムをもち，PIM は 512 台の要素プロセッサからなる PIM/p や 256 台の要素プロセッサをもつ PIM/m など五つのモデルが作られた．11 年間で約 540 億を投じ 1992 年度をもって終了した．プロジェクトに関する論文，デモ資料，写真，ソフト

ウェアなどの資料は,「第五世代コンピュータプロジェクト アーカイブス」として Web 上に公開されている [26]．PIM/p 及び PIM/m は国立科学博物館で保存されている．

### (6) スーパーコンピュータのソフトウェア

ベクトル型スーパーコンピュータではプログラムのベクトル化が性能を出す上での鍵になる．クレイの CRAY-1 の成功はベクトルレジスタの導入とともに自動ベクトル化 FORTRAN の提供によるといわれているが，クレイの FORTRAN を使いこなすのは必ずしも容易ではなかった．

1978 年に完成した日立製作所の HITAC M-180 用の内蔵アレイプロセッサ M180-IAP 用には，高度な自動ベクトルコンパイラが提供された．FORTRAN プログラム中のベクトル化可能部分をコンパイラが検出し, M-180IAP ベクトル命令を使った機械命令コードが生成され，ユーザは既存の標準 FORTRAN プログラムをそのまま使用することができた．

我が国のベクトル型スーパーコンピュータ用では，当初から高機能・高性能の自動ベクトル化コンパイラが提供され，メインフレームのユーザを容易にスーパーコンピュータに移行できるようにした．日立製作所のベクトル型スーパーコンピュータ S-810/820 用 FORTRAN 77/HAP コンパイラでは，大域的データフロー解析を行い，高度なベクトル化と最適化を実現した. 富士通では VP シリーズ用に FORTRAN 77/VP, 並列ベクトル機 VPP 用に FORTRAN 77/VPP を開発した. 日本電気では FORTRAN 77/SX 及び SX-4/5 用に High Performance Fortran（HPF）を開発した．HPF は地球シミュレータにおいても使用された．

## 4-1-4 オフィスコンピュータ，ミニコンピュータ，パーソナルコンピュータ，サーバ

### (1) オフィスコンピュータ [27]

オフィスコンピュータの分野は 1960 年代の初めから我が国独自の発展形態をたどってきた．1961 年にカシオ計算機，日本電気，ウノケ電子工業（ユーザック電子工業に改名，その後パナファコムと合併し現在の PFU）から超小型の事務用コンピュータが発売された．カシオ計算機の TUC コンピュライタはリレー式，日本電気の NEAC-1210 はパラメトロン式でメモリは磁気ドラム, ウノケ電子工業の USAC 3010 はトランジスタ式でメモリにはコアメモリとそれぞれ独自の技術を使用した. 続いて 1962 年にはシャープがリレー式伝票発行機 CTS-1, 1963 年には東芝が紙テープベースの伝票発行機 TOSBAC-1100A，1968 年に三菱電機がオフィスコンピュータと命名した元帳会計計算機 MELCOM 81，1967 年に沖電気は伝票発行機 OKIMINITAC シリーズ，1970 年にはリコーが 64 ビット演算機 RICOM 8 を発売した．

また，汎用機メーカでは富士通が 1965 年にFACOM 230-10を，日立製作所が 1967 年にHITAC-8100を発表したが, 日立製作所は1970年にHITAC-1で, 富士通は1974年にFACOM $V_0$ で再参入した．1970 年代半ばに入ると後のプログラム内蔵式の超小型機が発表され始め，1973 年には東芝がTOSBAC-1350を，日本電気がNEACシステム 100を発表している．LSI技術の導入もはやく，1976 年には 16 ビットマイクロプロセッサを利用したオフィスコンピュータNEACシステム 100E,F,Jが日本電気で開発されている．

1978 年頃にはオフィスコンピュータではCRTディスプレイを用いた対話型OSが主流になり, また一方では汎用機と同じようにマルチタスク, マルチジョブ OS が実用化され始めた．

大企業でも分散処理システムの衛星コンピュータとして広く導入された．1970 年代末ごろからは日本語処理が実用化され，日本のオフィスコンピュータの市場は 1,500 億円規模と大きく成長した．

1980 年代後半からは 32 ビットアーキテクチャが採用されるようになり，小型汎用コンピュータに匹敵するレベルまで高度化した．1990 年代に入ると急速にパソコンがビジネス市場にも浸透し，パソコンがオフィスコンピュータのワークステーションとして使われるようになった．1990 年代中頃からはオープンシステムへの対抗は次第に困難になり，その後は世界市場を背景としたオープンシステムへと小型コンピュータの主役の座を譲っていった．

### (2)　ミニコンピュータ [28)]

ミニコンピュータの登場とともにDEC，HP，DGなどミニコンピュータが我が国にも輸入されたが，国内でも競ってミニコンピュータの開発が開始され，まず日立製作所からHITAC-10が 1969 年 2 月に発表された．これは 16 ビットのミニコンピュータで，4K語のメモリつきで495 万円であった. 続いて富士通からFACOM-Rが, 日本電気からNEAC M-4が, 沖電気工業からOKITAC 4300がそれぞれ発表された．更に 1969 年には松下電器（現在のパナソニック）からMACC 7が，1970 年には東芝からTOSBAC-40が発表された．

DEC は 1977 年 10 月には 32 ビット仮想記憶方式のスーパーミニコンピュータ VAX-11/780 を発表したが, 日本においても 32 ビットスーパーミニコンピュータが発表された. まず 1978 年に東芝が TOSBAC シリーズ 7/70 を発表した. 日立製作所は HITAC M シリーズと命令互換をもつ HITAC E-800 を 1980 年に発表した．日本電気は 1982 年に NEAC MS120，MS140，MS190 を発売した．MS190 は素子に超大型汎用機用 CMLLSI を採用し，科学技術計算で世界最高速を実現した．富士通とパナファコム（現在の PFU）は共同開発した 32 ビットスーパーミニコンを 1983 年 2 月に，それぞれ FACOM S-3000 シリーズ，PANAFACOM S-3000 シリーズとして発表した．

### (3)　パーソナルコンピュータ [29)]

世界最初のマイクロプロセッサ 4004 がインテルから 1971 年 12 月に発表された．これは 4 ビットのマイクロプロセッサで，日本のビジコン社の電卓用に開発されたものである．その後インテルは 1974 年に 8 ビットマイクロプロセッサ 8080 を発表した．日本電気は 1976 年 8 月に 8080 互換のμPD8080Aを用いたトレーニング用キットTK-80を発売した．1978 年 9 月には我が国最初のパーソナルコンピュータ日立製作所のベーシックマスターMB-6880 が発表された. マイクロプロセッサはモトローラの 6800 の日立版を使用し, BASICを搭載した. 1978 年 12 月にはシャープがZ80 を使用しBASICの使えるセミキットのMZ-80 を発売した. 日本電気は 1979 年 5 月には 8 ビットPC 8001を発売し，これらの 3 機種が初期の 8 ビット機の御三家といわれた．1980 年代に入るとより高機能な 8 ビット機として日本電気のPC-8800 シリーズ，富士通のFM-8，シャープのX1 リーズが発売され，この 3 社が市場の中心になった．

1981 年 12 月に三菱電機が 8088 を使用した我が国初の 16 ビットパソコンを発表した．日本電気は 1982 年 10 月に 16 ビットマイクロプロセッサμPD8086（8086 コンパチブル）と画像処理用LSI μPD7220 を搭載しMS-DOSを採用したPC 9801を発売し，その後の国内市場をリードした．16 ビット機の登場によりパソコンが事務用に使用されるようになった．

東芝は1985年に海外向けのIBM PC互換16ビットポータブルパソコンT-1100を発表した．ホビー用ではシャープがMC 68000を使用したX 68000を1986年に発表した．ゲームマシンに対抗できるよう高度なグラフィック機能，強力なAV機能を備えていた．

1987年9月には80386を採用した32ビット機が登場し，日本電気はPC-98XL2を，富士通はFM R-70を発表した．1989年2月には富士通はCD-ROMドライブを世界で始めて搭載しAV機能を強化した32ビットのFM Townsを発表した．

1989年6月に東芝は世界初のA4ファイルサイズのノートパソコンDynaBook J-3100SSを発表した．日本電気も同年10月にノート型のPC-9801N（98NOTE）を，翌年5月に日本初の32ビットノートパソコン98NOTE SXを発表した．

我が国では漢字処理の必要性などから漢字を含む日本語処理に専用のROMを搭載し，PCは我が国独自の発展をとげてきた．その後マイクロプロセッサの性能向上に伴いソフトウェアで変換が可能になり，変換機能をOSに組み込んだDOS/Vが1980年代末から開発され実用化されるようになった．

### (4) サーバ

#### (a) UNIXサーバ

1990年代前半ばには分散処理への移行を背景に米国でクライアントサーバシステムが誕生したが，サーバにはメインフレームと同様の機能と性能が要求された．1992年にはUNIX System Vはマルチプロセッサ構成が可能になり，1995年に日本電気のUP 4800/770（8プロセッサ），1997年に日立製作所の9000V/VT800（16プロセッサ）が，それぞれ業界最高速レベルを実現した．富士通は1999年にSPARC 64-GP（自社開発）の64プロセッサSMP構成のGP7000Fモデル2000を, 128プロセッサSMP構成のPRIMEPOWER 2000を2000年にSPARC64 Vの128プロセッサSMP構成のPRIMEPOWER 2500を2002年に開発し，世界最大CPU数のSMPを実現した．日立製作所が1991年に発表したフォールトトレラントサーバFT-6100では演算器が3重化され，1995年に発表した3500/730FT，750FTでは，二重化したプロセッサ機構を2系統（全体で4プロセッサ）備えるQuad Processor Redundancy方式が採用された．

#### (b) PCサーバ

PCサーバではインテルのPentium系やAMDのOpteronなどIA-32系32ビットのCPUが使用され, ハードディスクのRAID化やホットプラグ対応, リモート管理機能などが付加された. 1990年代前半ばに出荷台数でUNIXサーバを抜き，2000年代に入って金額面でも上回った．日本電気は1994年にExpress 5800シリーズ（最大4 CPU，MIPS R4400/Intel Pentium，Windows NT 3.5）を発表した．Pentium Proを用いたサーバでは，1996年に富士通がServer Monitor Moduleを標準搭載したGRANPOWERを発売し，東芝も冗長化電源，RAIDディスク，サーバ監視機能，クラスタ構成を採用したGSシリーズのGS700を発表した．マルチプロセッサ化では日立製作所が1995年にPentiumを8プロセッサ搭載のFLORA 3100LPを発表し，1998年には日本電気がPentium Pro 8プロセッサ搭載Express 5800/180Haを発売し，8プロセッサでのトランザクション処理性能で世界最高速を記録した．

Itanium系では，2001年に日本電気は64ビットプロセッサItaniumを16チップ搭載したSMP構成のAzusA（OSはHP-UX）を開発した．独自チップセットを開発して16wayのスケーラビリティを実現し，51.2 GFlopsを達成した．2004年に日立製作所が発表した

BladeSymphony は，4 CPU 搭載のブレード実装で，2 枚の隣接ブレード間で接続を行う世界初のサーバモジュール間 SMP 機能の実現により 8 way の SMP を構成できた．2005 年に富士通が発表した PRIMEQUEST 400 シリーズは最大 32 チップの SMP で，主要ハードウェアを二重化して同期動作させるシステムミラー機構などを備えていた．

■参考文献

1) 情報処理学会歴史特別委員会編, “日本のコンピュータの歴史,” オーム社, 1985.
2) 相磯秀夫, 飯塚肇, 大島一純, 坂村健編, “国産コンピュータはこうして作られた,” 共立出版, 1985.
3) 遠藤諭, “新装版 計算機屋かく戦えり,” アスキー・メディアワークス, 2005.
4) 山田昭彦, “矢頭良一の機械式卓上計算機「自動算盤」に関する調査報告,” 国立科学博物館 技術の系統化調査報告 第 5 集,” pp.271-283, 国立科学博物館, 2005.
5) http://www.tiger-inc.co.jp/temawashi/temawashi.html
6) 牧之内三郎, “第 3 章 阪大真空管計算機, 日本のコンピュータの歴史,” pp.80-89, オーム社, 1985.
7) 城憲三, 牧之内三郎, “計算機械,” 共立全書 57, 共立出版, 1953.
8) 岡崎文次, “第 2 章 FUJIC, 日本のコンピュータの歴史,” pp.63-79, オーム社, 1985.
9) 村田健郎, “第 4 章 TAC, 日本のコンピュータの歴史,” pp.90-112, オーム社, 1985.
10) 後藤英一, “第 5 章 パラメトロン計算機 PC-1 と PC-2, 日本のコンピュータの歴史,” pp.113-123, オーム社, 1985.
11) 高島堅助, “第 6 章 MUSASINO-1, 日本のコンピュータの歴史,” pp.124-137, オーム社, 1985.
12) 高橋茂, “ETL Mark IV, 日本のコンピュータの歴史,” pp.124-137, オーム社, 1985.
13) 穂坂衛, “6.5 JR の座席予約システム, 電子情報通信技術史,” pp.187-192, コロナ社, 2006.
14) 情報処理学会歴史特別委員会編, “日本のコンピュータの発達史,” オーム社, 1998.
15) 高橋茂, “コンピュータクロニクル,” オーム社, 1996.
16) 高橋茂, “日本のコンピュータメーカと 7 人の小人 (2),” 情報処理, Vol.44, No.9, pp. 970-975, 2003.
17) 戸田巌, 松永俊雄, “電電公社のコンピュータ開発,” 情報処理, Vol.44, No.6, pp.631-639, 2003.
18) 富田真治, “並列コンピュータ工学,” 昭晃堂, 1996.
19) 小柳義夫, “6.7 ベクトル形コンピュータ, 電子情報通信技術史,” pp.198-204, コロナ社, 2006.
20) “地球シミュレータ特集,” 情報処理, Vol.45, No.2, pp.113-152, 2004.
21) 姫野龍太郎, “異機種複合システムRSCC (Riken Super Combined Cluster) とその将来計画,” 電子情報通信学会技術研究報告. CPSY, Vol.105, No.225, pp.1-6, 2005.
22) http://www.open-supercomputer.org/html/publication_j.html
23) 戎崎俊一, 牧野淳一郎, 泰地真弘人, 杉本大一郎, “TFlops 重力多体問題専用計算機 GRAPE の開発,” 情報処理学会研究報告アーキテクチャ 111-7, 1995.
24) J. Makino, K. Hiraki and M. Inaba, “GRAPE-DR:2-Pflops massively-parallel computer with 512 core, 512-Gflops processor chips for scientific computing”, SC07, 2007.
( http://sc07.supercomp.org/schedule/pdf/pap247.pdf )
25) 平木敬, “SIGMA-1：データフロースーパーコンピュータ,” 情報処理, Vol.43, No.2, pp.127-129, 2002.
26) http://www.icot.or.jp/ARCHIVE/HomePage-J.html
27) 情報処理学会オフィスコンピュータ歴史調査小委員会編, “オフィスコンピュータの歴史調査と技術の系統化に関する調査,” 国立科学博物館技術の系統化調査報告 第 3 集, pp.1-46, 2003.

28) 情報処理学会歴史特別委員会編, “第 8 章 ミニコンピュータの登場とオフィスコンピュータ，日本のコンピュータの発達史,” オーム社, 1998.

29) 石田晴久, “新パソコン入門,” 岩波新書 701, 岩波書店, 2000.

■6 群 － 1 編 － 4 章

# 4-2 家庭用ゲーム機

（執筆者：山崎　剛）［2009 年 8 月 受領］

コンピュータゲーム，すなわち，コンピュータ上で動作するソフトウェアで提供される対話的な娯楽の世界では，歴史的に日本発のコンテンツが重要な位置を占めてきた．また，過去数世代にわたって，日本メーカが提供する家庭用ゲーム機が市場において大きな位置を占めている．その結果，コンピュータゲームの技術の中には日本のメーカの主導で開発，導入されたものが多く見受けられる．

以後，本節では家庭用ゲーム機に焦点を絞ってその歴史を概観する．コンピュータゲームの歴史という観点からは，パーソナルコンピュータ（PC）や携帯ゲーム機なども重要な位置を占めているが，スペースの制約もあり本節では扱わないこととする．

電子的に生成された映像を用いて娯楽を提供するビデオゲームの歴史はコンピュータ自体の発明と同時期まで遡ることができる．トーマス・T. ゴールドスミス Jr.（Thomas T. Goldsmith Jr.）とエスレ・レイ マン（Estle Ray Mann）は，1940 年代にアナログ回路で画像を生成してオシロスコープの管面に表示するビデオゲームを作成した．1947 年に出願された特許明細書には，真空管の管面を移動する光点の動きを可変抵抗器でコントロールしてターゲットに命中させるゲーム機を，8 つの真空管を用いて構成する実施例が記載されている [1)]．世界最初の実用的なプログラム内蔵式コンピュータである EDSAC においても，1952 年に A. S. ダグラス（A. S. Douglas）が三目並べ（tic-tac-toe）ゲーム OXO を作成した [2)]．

1960 年代に入ると，大学や研究機関において，ミニコンピュータやメインフレームを用いたゲームが個人の趣味として作成されるようになった．スティーヴ･ラッセル（Steve Russel）を含む MIT の学生グループによって DEC の PDP-1 の上で開発された Spacewar! [3)] や，AT&T のケントンプソン（Ken Thompson）が作成し，最初の Unix アプリケーションともいわれる Space Travel [4)] などがこの時期のゲームとしてあげられる．

家庭用テレビから映像と音声を出力して楽しめる最初のゲーム機は 1970 年代に登場した．当初は，ゲームタイトルごとに固定回路を実装したものが提供されていたが，1976 年，マイクロプロセッサを搭載し，ROM カセットによりアプリケーションを供給することにより多様なゲームタイトルを提供できる最初のシステム，フェアチャイルド社の Video Entertainment System（Channel F）が登場する．1977 年登場のアタリ社，Atari VCS（Atari 2600）が同時期に発売された他のシステムを退けてこの世代で最も成功したシステムとなり，これにより現在まで引き継がれる家庭用ゲーム機のコンセプトが確立した [5)]．

## 4-2-1 1970 年代

家庭用ゲーム機の黎明期である 1970 年代に投入されたシステムとしては以下のようなものがあげられる．

・Fairchild Channel F（1978 年）
・Atari VCS 2600（1977 年）
・Interton VC4000（1978 年）

・Philips G7000（1978 年）
・Mattel Intellivision（1979 年）

ゲームセンターや娯楽施設に設置運用されるアーケードゲーム機の初期の発展を支えたAtari 社は，1977 年に Atari VCS を発売した．VCS は，1.19 MHz 動作のモステクノロジ 6502を CPU として用い，128 バイトのワークメモリをもっていた．HBLANK 期間，つまりテレビが 1 ラインの走査を完了し，その次のラインの走査を開始するまでの間に次のラインに描画するパターンを画像生成ロジックにソフトウェアが設定することによって描画を行う．画面表示は 160 ドット×200 ラインで 8 色, 各種のスプライトを五つと背景画面を表示できる[6]．スプライト描画とは，スプライトと呼ばれる画像パターンを画面上の指定された位置に合成するものであり，映像を直接扱うには非力なマイクロプロセッサを用いてゲーム画像を生成するために有効な機能である．

この時期から 1980 年代の家庭用ゲーム機は 8 ビットないしは 16 ビットのマイクロコントローラを搭載しており，スプライト描画を支援するハードウェアをもつものが多かった．

### 4-2-2 1980～1989 年

家庭用電子機器向けに LSI が手軽に利用可能になるとともに，ゲームマーケットの可能性が認識されたことにより, 1970 年代から引き続き, 多数の家庭用ゲーム機が市場投入された．この時期に投入されたゲーム機には以下のようなものがある．

・GCE Vectrex（1982 年）
・CBS Colecovision（1982 年）
・Entex Adventurevision（1982 年）
・Hanimex HMG 2650（1982 年）
・Atari 5200（1982 年）
・任天堂ファミリーコンピュータ（1983 年）
・Atari 7800（1984 年）
・セガ Mark III（1985 年）
・NEC PC-Engine（1987 年）
・セガ Mega Drive（1988 年）

1983 年に任天堂がファミリーコンピュータ（通称ファミコン）を発売．CPU はリコーが製造する 1.79 MHz 動作の 6502 ベースカスタムで同一チップ内に音声 3 系統＋ノイズ 1 系統の音源回路を集積している．2 K バイトのワークメモリと 2 K バイトのビデオメモリをもつ．表示画素数は 256 ドット×224 ライン，52 色中 25 色表示で，8×8 ドットのスプライトを 1 画面中に 64 枚，水平ライン上に 8 枚まで表示可能，これを，256 ドット×240 ラインの背景と合成できる機能をもっていた[7]．この性能は同時期の家庭用ゲーム機としては高いもので，ゲームセンターにおいて人気のタイトルを含む良質なアクションゲームが数多く提供され，手軽に購入できる価格設定と相俟って普及を決定づけた．

1987 年には NEC が PC エンジンを投入した．CPU は，6502 をベースにハドソンソフトによって 6 系統の音源の集積を含む拡張が施された HuC6280 で，ソフトウェアの設定により 1.79 MHz あるいは 7.16 MHz で動作する. 8 KB のワークメモリと 64 KB のビデオメモリをもつ．HuC 6260 VCE（Video Color Encoder）と HuC 6270A VDC（Video Display Controller）の組

合せによる画像表示能力は，表示画素数は 256-512 ドット×最大 224 ライン，最大表示色 512 色で，16×16 から 32×64 までのサイズのスプライトを 1 画面上に最大 64 個，1 面の背景の上に表示可能であった．

メガドライブはセガが 1988 年に発売した家庭用ゲーム機である．メイン CPU は, 7.67 MHz 動作のモトローラ M68000 でサウンド処理用のプロセッサとして 3.58 MHz 動作のザイログ Z80A をもっている．メイン CPU のワークメモリとして 64 KB，サウンド処理用に 8 KB，そして画像メモリとして 64 KB の RAM をもつ．画像表示は，256 または 320 ドット×224 ラインで表示色数は 512 色中 64 色．1 画面に 80 個のスプライトと 2 画面の背景を合成できる．9 系統の音声と 1 系統のノイズを出力できる．

### 4-2-3 1990～1999 年

1990 年に任天堂はスーパーファミコンを発売した．CPU はリコー製 65C816（16 ビット）互換のカスタムで動作クロック周波数は，1.79 MHz，2.68 MHz，3.58 MHz の三段階に切り替えることができる．CPU ワークメモリは 128 KB DRAM．画像メモリは 64 KB の SRAM．表示画素数は 256~512 ドット×224~478 ライン．8×8 から 64×64 のスプライトを最大 128 個扱える．1 ラインに最大 32 個のスプライトと，34 個のタイルを表示できる．最大 4 面のレイヤを用いてスプライト及び背景を 1 画面上に合成できる．表示色は 32768 色からパレットにより選択する．背景画面の拡大，縮小，回転を行うことができ，走査線ごとのエフェクトと組み合わせて奥行きのある画像表現が可能である．音源チップはソニー製で，16 ビットの ADPCM 音源に各種のエフェクトをかけ 8 系統合成できる．音声処理用メモリは 64 KB の SRAM である．

プレイステーションはソニー･コンピュータエンタテインメントが 1994 年に発売したゲーム機である．33.9MHz 動作のミップス R3000 と座標変換ユニット GTE，そして JPEG 圧縮画像の展開エンジン MDEC を集積した LSI ロジック製 CPU，画像プロセッサ GPU，そして音声処理プロセッサ SPU の三つのチップがシステムの主要部分を構成する．メインメモリが 2 MB で，グラフィックスメモリが 1 MB，いずれもプロセッサからのバンド幅は 135 MB/s であった．伝統的な 2D スプライト＋背景画面ではなく，ポリゴンによる 3D CG を主要な表示手段と位置づけてグラフィックスアクセラレータを構成している [8)]．

1994 年にセガがセガサターンを発売した．CPU は 28.64 MHz 動作の日立製 SH-2 を二つ使用．CPU ワークメモリ容量は 2 MB（1 MB SDRAM + 1 MB DRAM），画像メモリは 1.5 MB，音源メモリと CD-ROM キャッシュとして，それぞれ 512 KB のメモリを有する．スプライト描画を行う VDP 1 と描画面と背景面の拡大・縮小・回転・合成を行う VDP 2 の組合せにより描画処理を行う．VDP は一般的なポリゴンレンダリングハードウェアが用いる 3 角形ではなく，4 角形のスプライトを処理するが 4 頂点の位置を指定して変形処理を行うことができ，ポリゴン描画にも対応できる．

PC エンジンやメガドライブが CD-ROM ドライブをオプションデバイスとして提供していたものの，これまでのゲーム機では，ROM カートリッジがゲーム供給メディアの主体になっていた．プレイステーションやセガサターンを含む，同時期に発売された家庭用ゲーム機の多くは，これを全面的に CD-ROM へと切り替えた．CD-ROM は，データ読み出しバンド幅やランダムアクセス性能の面で ROM カートリッジに劣るが，メディア単価が低く，大

容量，そして生産リードタイムが短いという利点をもつ．

ニンテンドウ 64 は 1996 年に任天堂が発売したゲーム機である. CPU は NEC 製 93.75 MHz の R4300 で，これと当時グラフィックスワークステーションの最有力メーカであった SGI 設計のメディア処理チップを組み合わせている．高速シグナル技術を利用したチップ間インタフェースを用いてバンド幅を向上した，ラムバスの RDRAM を用いて 562.5 MB/s を実現している．メモリ容量は 4.5 MB である．表示画素数は 256 ドット×224 ラインから，640 ドット×480 ラインで，ポリゴン描画ハードウェアには，トライリニアフィルタリングや Z バッファリングなど当時の家庭用ゲーム機としては洗練された機能が搭載されている．ゲームタイトル供給メディアは ROM カートリッジである．

セガは，ドリームキャストを 1998 年に投入した．CPU は 200 MHz 動作の日立 SH-4 で，SIMD 拡張命令セットにより 1.4 GFlops を達成している．メインメモリが 16 MB 800 MB/s，グラフィックスメモリは 8 MB 800 MB/s，ゲーム供給メディアは独自拡張により容量を拡大した CD-ROM である[9]．GPU は英国ビデオロジックと日本電気が開発し，日本電気が製造する 100 MHz の PowerVR2 で，タイルベースのポリゴンレンダリングを行うことを特徴とする[10]. タイルベースレンダリングはスクリーンを矩形の領域（タイル）に分割して処理する．座標計算時に描画する三角形をタイルごとにソートしておき，タイルごとに描画処理を実行する．描画処理中のメモリアクセスがチップ内部の小容量メモリに閉じるため，外部の画像メモリに要求されるバンド幅を低減できる．外部インタフェースのバンド幅消費を抑えることにより消費電力に関しても有利になるため，PowerVR アーキテクチャをベースにした GPU は，現在，英国イマジネーションテクノロジ社から IP コアとして提供され，携帯電話機向けの 3D CG アクセラレータとして広く用いられている[11].

プレイステーション 2 は 1999 年にソニー･コンピュータエンタテインメントからプレイステーションの後継機として投入された．CPU は東芝とソニー・コンピュータエンタテインメントによって設計・製造される 294 MHz 動作の“エモーションエンジン”（EE）．MIPS プロセッサと二つのベクタプロセッサにより 6.2 GFlops の単精度浮動小数点演算性能を提供する[12]. GPU“グラフィックスシンセサイザ”（GS）は 150 MHz 動作であり, eDRAM（Embedded DRAM）を採用することにより，4 MB と容量は限定されたが，48 GB/s と高いグラフィックスメモリスループットを実現している．eDRAM とは同一チップ内にプロセッサなど論理設計部分と DRAM を集積するものであり，SRAM より大容量なメモリをチップ内に集積して高速・低消費電力なアクセスを実現できる．GS はソニー，及びソニー・コンピュータエンタテインメントによって設計・製造された．前世代機であるプレイステーションの CPU を I/O プロセッサとして使用することにより，I/O サブシステムの負荷を削減するとともに互換性を確保している．タイトル供給メディアは DVD-ROM である．

この時期において大きく変化した背景状況の一つとして，アーケードゲームハードウェアと, PC や家庭用ゲーム機のような個人向けのハードウェアの関係があげられる. これ以前は，個々のハードウェアに高いコストをかけられるアーケードゲームがゲーム関連技術のドライバであり，スプライトやポリゴン描画などの描画技術の導入や改良も PC や家庭用ゲーム機より先行してアーケードゲームシステムにおいて行われていた．そのため，技術的に先行したアーケードゲームを，個人向け環境でどの程度再現できるかが家庭用ゲーム機の大きな付加価値になっていた．

しかし，この世代以降，アーケードゲームハードウェアは，PC，あるいは家庭用ゲーム機の技術をベースに構成されるようになる．この要因として，高性能なプロセッサやグラフィックスアクセラレータを集積した半導体チップの開発コストが高くなり，量産規模に限界があるアーケードシステムに独自の技術を投入することが困難になったことがあげられる．

### 4-2-4 2000年～現在

ゲームキューブは2001年に任天堂が市場投入したシステムである．CPUはIBMのPowerPC 750CXeをベースとして独自のSIMD拡張を施したもので，485 MHzで動作する．GPUは，ニンテンドウ64の開発に携わったSGIのチームが独立したArtX（ゲームキューブ開発中にATIによって買収）によるもので，162 MHzで動作し，3 MBのeDRAMをチップ上に集積している．メインメモリとしては，一般的なDRAMと比較してランダムアクセス性能に優れる1T-SRAMを24 MBもち，これとは別に16 MB DRAMをI/Oバッファや音声処理向けに設けている．タイトル供給メディアとしてDVDをベースとする8 cm光ディスクメディアを採用し，コンパクトな筐体を実現している[13)]．

2001年には，マイクロソフトがXboxを投入した．インテル製733 MHz動作のモバイルセレロンと233 MHz動作のエヌビディアのGPUを採用．メインメモリはバンド幅6.4 GB/s，容量64 MBのDDRメモリで，CPUとGPUによって共有されている．XboxのCPUとGPUは，ともにPCマーケット向けに開発された技術を導入している[14)]．3DゲームがPC向けハードウェアの有力なドライビングアプリケーションになったことにより，CPU，GPUのゲーム向けCG処理性能が急速に進歩していたことがその背景としてあげられる．以後，現在に至るまでPC向けGPUの進歩は継続し，2008年9月現在，プログラミング可能な演算能力で1 TFlopsを超えるものが提供されている．

2005年にマイクロソフトから，Xboxの後継機Xbox 360が発売された[15)]．3.2GHz動作のIBM社製PowerPCコアを三つ搭載するCPUチップXenonと，ATI社製（現AMD）GPUチップXenosが主要な構成要素である．メモリ容量は512 MB．GPUの特徴は，PC向けGPUに先行して統合シェーダ（shader）構成を導入したことである．それまでのGPUは描画オブジェクトの座標を処理する頂点処理プロセッサ（ヴァーテックスシェーダ）と画素情報の計算を行う画素処理プロセッサ（ピクセルシェーダ）を別にもっていたが，統合シェーダでは，より汎用性の高い単一仕様のプロセッサを用いて2種類のシェーダの機能を実現する．現在，統合シェーダはPC向けのGPUにおいて標準的な構成となっている．

プレイステーション3は2006年にソニー･コンピュータエンタテインメントから発売された家庭用ゲーム機である．CPUチップは，Sony-Toshiba-IBM三社の共同開発によるCell Broadband Engine[16) 17)]で，単一チップに3.2 GHz動作のPowerPCコア1個と3.2 GHz動作の演算処理用コアSPEを8個集積する．プレイステーション3では8つのSPEの中の7つのみを利用している．一つのSPEに欠陥があり動作しないチップも利用可能にして，製造歩留まりを向上するためである．GPUはエヌビディア社設計のRSXを採用している．メインメモリはラムバス社によって規格策定された高速インタフェースをもつXDR-DRAMを用いて，256 MBの容量と25.6 GB/sのバンド幅を実現している，グラフィックスメモリはGPUチップと同一パッケージ内部に搭載されており，256 MBの容量と22.4 GB/sのバンド幅をもつ．

ゲーム供給メディアとしていち早く BD-ROM（Blu-ray Disc ROM）を搭載すると同時に，モデルによって容量の違いはあるがハードディスクドライブを標準搭載している．

2006 年には任天堂が Wii（ウィー）を発売した．CPU と GPU に前世代のコンソールであるゲームキューブと互換性があるものを利用し，前世代機のゲームキューブ向けアプリケーションを実行可能としている．合計 88 MB の RAM とともに，512 MB の不揮発性メモリを本体内にもっている．CPU と GPU の性能・機能向上を控える一方で，家電機器のリモートコントローラと類似した形状のウィーリモコンと呼ばれる特徴的なコントローラを標準ユーザインタフェースデバイスとして導入している．ウィーリモコンには撮像素子と加速度センサが組み込まれており，テレビ画面の上あるいは下に設置された赤外線発光デバイスと組み合わせることにより，コントローラを向ける方向とコントローラ自体の動きを検出できる．これを用いて，画面上の位置のポイントとコントローラをもった腕の動作の組み合わせによるゲームプレイを実現できる．これまでのゲーム機向けの標準的なコントローラと比較して，直感的に理解しやすいユーザインタフェースを志向している．

### 4-2-5 まとめと関連技術の動向

**表 4·1** に，本節で紹介した家庭用ゲーム機をまとめる．

**表 4・1　家庭用ゲーム機**

| 名称 | メーカ | 発売年 |
|---|---|---|
| VCS | Atari | 1977 |
| ファミリーコンピュータ | 任天堂 | 1983 |
| PC エンジン | NEC | 1987 |
| メガドライブ | セガ | 1988 |
| スーパーファミコン | 任天堂 | 1990 |
| プレイステーション | ソニー・コンピュータエンタテインメント | 1994 |
| セガサターン | セガ | 1994 |
| ニンテンドウ 64 | 任天堂 | 1996 |
| ドリームキャスト | セガ | 1998 |
| プレイステーション 2 | ソニー・コンピュータエンタテインメント | 1999 |
| ゲームキューブ | 任天堂 | 2001 |
| Xbox | マイクロソフト | 2001 |
| Xbox360 | マイクロソフト | 2005 |
| プレイステーション 3 | ソニー・コンピュータエンタテインメント | 2006 |
| ウィー | 任天堂 | 2006 |

本節で紹介した家庭用ゲーム機一覧

1970 年代の誕生以後，家庭用ゲーム機は，半導体技術の進歩とともに高い処理能力を獲得しつつ現在に至っている．最初期の家庭用ゲーム機である Channel F の 1.79 MHz の 8 ビットマイクロコントローラに対して，2006 年発売のプレイステーション 3 は，3.2 GHz 動作のプ

ロセッサコアを 8 個搭載しており，単純に周波数×コア数で比較しても 1 万 4 千倍の差がある．また，メモリ容量も 2 KB から 512 MB と 25 万倍に達している．これらの指標に代表される性能・機能の変化は，ゲーム画面中に再現可能な事物の数，種類を大きく増加させ，ゲームのクオリティ向上に貢献したが，その一方でソフトウェア開発の負荷を増大させている．

ゲーム中の要素の動きや特性を定義するプログラムはそのゲームを特徴づける鍵となる要素であり，伝統的なゲーム開発プロジェクトでは，タイトルごとにプログラムコードの多くを新規開発するケースが多かった．しかし，ゲームを構成する要素の複雑化，高度化に伴い，それが困難なケースが多くなってきている．その結果，各種の目的のためにランタイムライブラリや関連ツールをパッケージングしたミドルウェアの利用が広がっている．その典型例が，物理現象のリアルタイムシミュレーションを提供する物理エンジンである．物理エンジン以外にも，映像，音声，ゲームキャラクタの思考ルーチン（AI）など，多様なものが提供されている．また，ゲームタイトル開発に必要な基本的なライブラリやツールを提供し，他のミドルウェアも視野に入れた開発のベースを提供する，ゲームエンジンの導入も進みつつある．

解決すべきソフトウェアエンジニアリング的課題が大規模かつ複雑になるにつれ，プログラム開発手法もそれに適応する形で変化している．初期のゲーム機では，厳しいタイミング制約を満たすためアセンブリ言語でプログラムを作成し，インサーキットエミュレータを用いてデバッグすることが一般的だったが，1990 年代半ばからは，C 言語でのプログラミングが行われるようになり，現在では統合開発環境の下で C++言語による開発が広く行われている．複雑で多様なオブジェクトをゲームシーンの中に配置し，細かな条件によって挙動をカスタマイズする必要があるゲームプログラミングにおいては，オブジェクト指向プログラミングが有効である．また，特に速やかな調整が必要な部分においては，スクリプト言語も広く活用されている．

**■参考文献**

1) “Cathode Ray Tube Amusement Device,” United States Patent 2455992
2) http://www.pong-story.com/1952.htm
3) 赤木真澄, “それは『ポン』から始まった,” アミューズメント通信社, 2005.
4) Peter H. Salus, Quipu LLC 訳, “UNIX の 1/4 世紀,” アスキー, 2000.
5) Winnie Foster, “The encyclopedia of Game.Machines,” Gameplan, 2007.
6) http://atarihq.com/danb/a2600.shtml
7) http://nocash.emubase.de/everynes.htm
8) Ken Kutaragi, and Mark Kwong, “Graphics Synthesizer for Video Game Applications,” VLSI Design, 1995.
9) http://sega.jp/dc/hard/dc/
10) http://www.beyond3d.com/content/articles/38/
11) Neal Leavitt, “Will Wireless Gaming Be a Winner?,” IEEE Computer. January 2003.
12) Atsushi Kunimatsu, et.al., “Vector Unit Architecture for Emotion Synthesis,” IEEE Micro, March-April 2000.
13) http://www.nintendo.co.jp/ngc/specific/index.html
14) http://www.anandtech.com/systems/showdoc.aspx?i=1561
15) http://www.xbox.com/en-AU/support/xbox360/manuals/xbox360specs.htm
16) http://cell.scei.co.jp/index_j.html
17) D. C. Pham, et.al., “The Design and Implementation of a First-Generation CELL Processor,” ISSCC 2005, February 2005.
18) http://en.wikipedia.org/wiki/Main_Page

※ 本文中に記載されている会社名，製品名及びサービス名は一般に各社の商標または登録商標です．なお，本文中に®，TM マークは明記していません．