

■9 群 (電子材料・デバイス) - 9 編 (インターコネクション・実装技術)

3 章 ボード間インターコネクション技術

(執筆者: ○○○) [2011 年 月 受領]

■ 概要 ■

【本章の構成】

■9 群 - 9 編 - 3 章

3-1 電気インターコネクション

3-1-1 コネクタ

(執筆著：八尋康文) [2010年4月 受領]

3-1-2 伝送線路

(執筆著：須藤俊夫) [2009年10月 受領]

ボード間インターコネクションとして使われるのは、通常、ケーブルという伝送線路である。ケーブルの仕様は、北米では TIA (Telecommunication Industries Association : 米国通信工業会) / EIA (Electronic Industries Association : 米国電子工業会) 仕様で規定され、他では ISO (International Organization for Standardization : 国際標準化機構) / IEC (International Electrotechnical Commission : 国際電気標準会議) で仕様が規定されている。古くから良く使われていた代表的なケーブルに同軸ケーブルがある。同軸ケーブルの機械仕様は一連の RG (Radio Guide) 仕様によって規定されているが、電気的特性は緩く規定されているため、様々なものが出されている。

図 3・1 に構造を示す⁴⁾。その特性インピーダンスは下記の式で求められる。

$$Z_0 = \frac{60}{\sqrt{\epsilon_r}} \ln \left(\frac{d_2}{d_1} \right)$$

ここで、 ϵ_r は絶縁体の比誘電率、 d_2 は外皮シールドの内径、 d_1 は信号導体の直径である。同軸ケーブルの特性インピーダンスは、テスト用は 50 Ω 、AV 機器には 75 Ω が使われている。

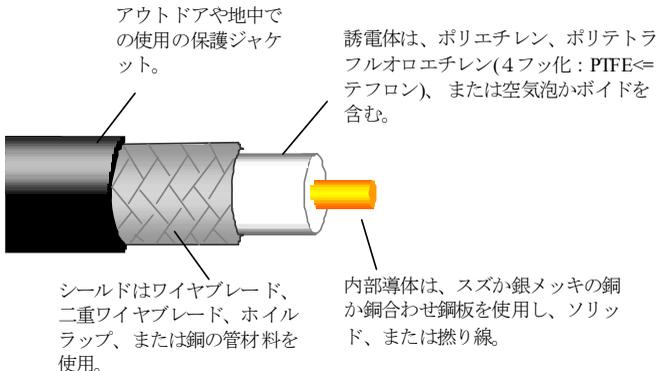


図 3・1 同軸ケーブルの構造¹⁾

ケーブルの高周波域での伝送損失は、誘電損失と導体損失によって生ずる。誘電損失は誘電体の誘電正接と比誘電率により決まり、周波数 f に比例して誘電損失は増大する。従ってテフロン系の低誘電率材料や、気泡を含ませることにより、実効的に低誘電率、低誘電正接をもたせたケーブルがある。

次に、導体損失は Cu などの信号導体の表皮効果によって伝送損失は周波数 f の平方根に比例して増大する。表皮効果の影響を低減するために、図 3・2 のように、中心信号導体を 7 本や 19 本という複数本の細い導線を撚った撚り線導体も使われている。これは、表皮面積を増やして導体損失を低減させ、機械的に柔軟性をもたせるために使われる⁴⁾。

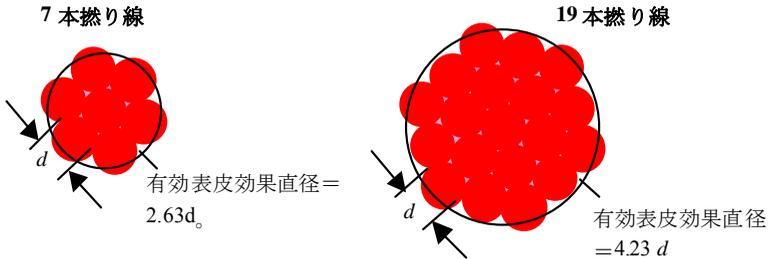


図 3・2 撚り線構造をもつ同軸ケーブル¹⁾

信号伝送の高速化に伴い、差動伝送が使われるようになり、いわゆる平衡ケーブルが使われるようになってきた。その代表的なものに、ツイストペアケーブル (Twisted pair cable) があり、特性インピーダンスは 100Ω である。ツイストペアケーブルにはシールドの施されていない UTP (Unshielded Twisted Pair) ケーブルとシールドの施された STP (Shielded Twisted Pair) ケーブルがある。代表的なシールドなしのツイストペアの LAN ケーブルの構造を、図 3・3 に示す⁴⁾。

ツイストペアケーブルは、使用する周波数帯によってカテゴリ 1 から 7 に分けられており、カテゴリ 5e, 6 は高周波での損失を低減した材質や構造となっている。

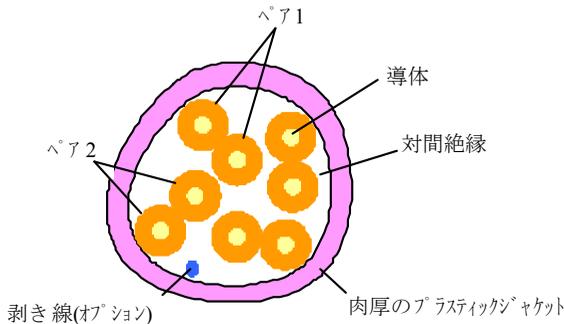


図 3・3 平衡ケーブルの構造例¹⁾

■参考文献

- 1) MECL System Design Handbook, Chap.3, 1983.
- 2) B.C. Wadell, "Transmission Line Design Handbook," Chap.3, Artech House, 1991.
- 3) <http://www.national.com/JPN/an/AN/AN-905.pdf>
- 4) ハワード・ジョンソン, "高速信号ボードの設計—応用編—," 第 7~10 章.

■9 群 - 9 編 - 3 章

3-2 光インターコネクション

(執筆著者：蔵田和彦) [2009年11月 受領]

情報社会の発展によるデータ伝送量の増大ニーズは留まることを知らない。この社会的なニーズに応えるためには大容量の信号伝送技術の発展が必要不可欠である。大容量の信号伝送を必要とする領域は、屋外の数 km 以上の中長距離通信ネットワークから、屋内の情報処理システム内まで広がっている。今後、設備利用効率向上のため、大規模化・高集積化が予想されている屋内情報処理システムは、消費電力の増大による電力供給不足や地球環境問題の課題に直面している。この課題解決手段として、大容量の伝送を省電力で可能とする光インターコネクションの情報処理システム内への適用が、ますます期待されている¹⁾。インターコネクションは、接続する対象の違いで、1. 装置間 (1 台のラックに納められた装置の間の接続)、2. ボード間 (装置の内部を構成する LSI などの部品が搭載されたボード (電気配線基板) の間の接続)、3. ボード上 (ボード上に搭載された CPU などの LSI の間の接続)、4. チップ内 (LSI の内部の回路の間の接続) の、四つの領域に分類される。この節では「2」のボード間の光インターコネクションに関して説明する。

信号伝送に電気配線基板を用いた場合の、伝送限界距離の伝送速度依存性を図 3・4 に示す。信号伝送ロスや反射、クロストークなどに起因する電気伝送距離限界は、電気配線基板の設計や材質、イコライザなどの付加回路の工夫で変化するので、既報告の複数の例 (R&D, 実用例)²⁾ を参考にして幅を持たせたグレーゾーンで示した。ボード間インターコネクションとして、光と電気のどちらの伝送技術が適しているかは、電気伝送距離限界だけでなく、装置の大きさや高集積化のニーズに起因するスペース制限、環境対策への対応や電力供給能力と関連する消費電力制限、装置設計やランニング時も含めたコスト制限で決められる。この節では、これらの限界や制限の観点でボード間光インターコネクションの必要性を述べる。

次に、ボード間光インターコネクションに必要な要素技術として、面実装型光モジュール、小型高密度光コネクタ、光配線ボードに関し、標準化の動向を含めて技術を解説する。更に、ボード間光インターコネクションの設計指針と伝送例を示し、最後に、普及のための課題と将来展望を述べる。

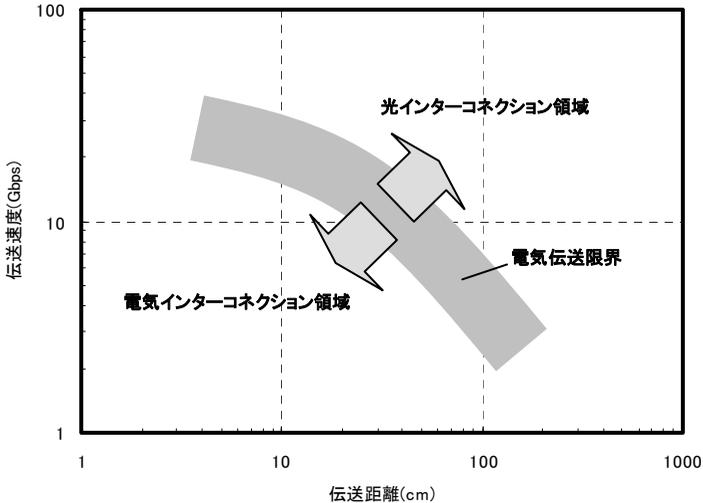


図 3-4 電気配線基板の伝送限界距離の伝送速度依存性

3-2-1 ボード間光インターコネクションの必要性

(1) ボード間信号伝送の高速大容量化

サーバやルータ、HPC (High Performance Computing) に代表される情報処理装置は、演算チップ (CPU、GPU、メモリなど) と通信チップ (パラレル/シリアル変換チップ、CDR、各種 INF 対応チップなど) の複数の機能 LSI がスイッチ LSI によってネットワーク接続されている構成が基本である。図 3-5 には、機能ボード 4 枚と、スイッチ LSI が搭載されたスイッチボード 1 枚で構成された装置を模式的に示す。

機能ボードには、機能 LSI の 1 セット分が搭載された機能カードが 4 枚と、この 4 枚のカードからの入出力を束ねてボード外部と入出力するための通信チップを搭載した I/O カード 1 枚が搭載されている。スイッチボードは機能ボード間、及び、装置外部からの入出力信号のスイッチングの役割である。機能カードや I/O カードに搭載された通信チップの動作速度は、伝送の標準規格である InfiniBand や FiberChannel、PCI-Express、Ethernetなどをサポートしている。これらの伝送規格は CMOS 技術の進展とともに高速化され、10 Gbps のシリアル、もしくは、パラレル伝送を可能とし、実際の製品に適用されはじめている。ここでは、機能カードの入出力伝送容量を 10 Gbps とした場合で、光と電気の配線構造の検討を説明する。

はじめに、電気伝送の場合を検討する。10 Gbps/ch で電気伝送可能な距離は、図 3-4 で示したように 50 cm 程度となるため、ボード間への電気伝送の適用は非常に困難となる。そこで、伝送ロスやクロストークを抑制するため 10 Gbps を 4ch に分け、2.5 Gbps × 4ch で伝送 (XAUI 規格) することを想定する。I/O カードは四つの機能カードからの入出力信号を束ねると、合計 80 Gbps (40 Gbps × 2 (送受)) の伝送容量となる。この容量の信号を、配線ボードを介してスイッチボード上の I/O カードと 2.5 Gbps/ch の電気信号で伝送する場合、信号

数は 32 本、差動配線のため配線本数は 64 本となる。配線本数に比例して、基板配線面積、及び、配線ボードとの接続のための電気コネクタエリアが必要となる。次に、光伝送の場合を検討する。光伝送は 10 Gbps/ch の信号速度を可能とするので I/O カードからの信号数は 8 本で済み、省スペースでのボード間配線が可能となる。

図 3-5 では、4 枚の機能カードを想定したが、装置内のスペースを効率的に利用するためには、機能ボード上の機能カード数の増大、I/O カード伝送容量の増大による、コネクタ面積の低減が望まれる。また、伝送規格として、Ethernet では 40 Gbps、100 Gbps の伝送容量も標準化が推進されているので、次世代の機能カードの I/O もこれらの容量に追随すると予想される。このように、機能ボード 1 枚あたりの伝送容量が 40 Gbps を超えてくると、ボード間の電気伝送距離限界や配線引き回しのスペースの制約の観点で、光インターコネクションを適用した方が優位になってくる。

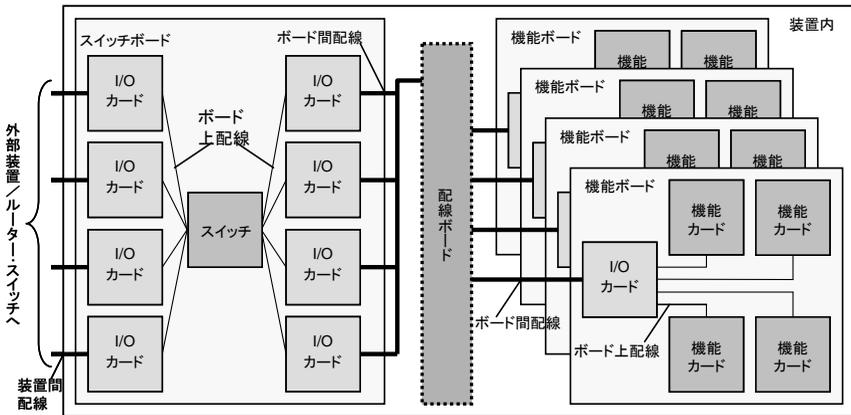


図 3-5 ボード間インターコネクションの構成例

(配線は 1 本で記載しているが、実際には複数本に分けて配線している)

(2) I/O カード上への光モジュールの実装

ボード間の光インターコネクションに必要な I/O カードと同じ基板上に搭載することが可能な面実装型光モジュールに関して述べる。図 3-6 には、図 3-5 で示した機能ボード、もしくは、スイッチボード上の I/O カードと、配線ボード間の接続部を模式的に示す。

図 3-6 (a) は、機能カードから入出力する電気信号を I/O カード上の電気信号の補正回路（イコライザなど）を介してバックボードと接続し、ボード間を電気で接続する方式である。図 3-6 (b) は、エッジ実装型の MSA (Multi Source Agreement) 光モジュールを用いた光インターコネクションの例である。この場合は既存の電気配線部の設計を活用する場合が多く、図 3-6 (a) のバックボードへ接続する電気コネクタの代わりに、光モジュールを一般的な電気コネクタで接続する構造となる。電気伝送路は I/O カードから光モジュールまでとなり、図 3-6 (a) の電気伝送路と比較して短くなるため 10 Gbps/ch の伝送も可能となるが、電気信

号劣化の影響は考慮する必要がある。光配線の接続は、MPO などの一般的な光コネクタが用いられる。

図 3・6 (c) には、I/O カード上に直接実装可能な面実装型光モジュールを用いた場合を示す。I/O カード上で通信チップと入出力する電気信号は、数 cm 以内で光モジュールまで伝送できるので、10 Gbps/ch 以上の高速信号でも補正回路を必要とせず伝送することが可能となる。図 3・6 (b) と比較して、光モジュールと光配線ボードとの間に装置内コネクタと光配線が必要になるが、伝送距離の制約がなくなるため、I/O カードの実装場所の制約がなくなる。

また、面実装型の光モジュールを基板に直接実装することで電気コネクタが不要となり、また、光接続は専用の小型コネクタを用いるため、実装面積が低減され、複数の光モジュールを実装する場合に有利となる。

以上のように、I/O カード上に光モジュールを実装する図 3・6 (c) の構成の方が、図 3・6 (a) や図 3・6 (b) の構成よりも高速大容量化に有利であり、また、実装面積や実装場所の制約に対しても利点があることを説明した。

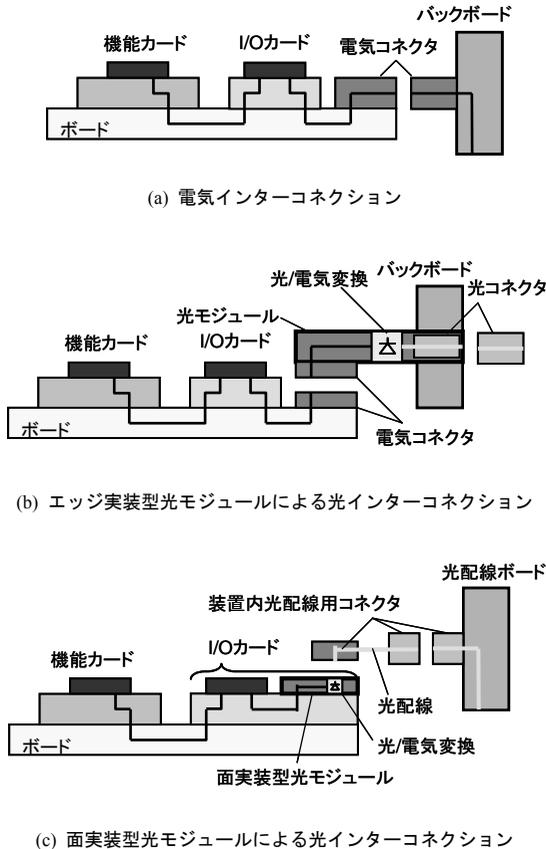


図 3・6 ボード間インターコネクションの実装構造と伝送路

(3) 省電力化

ここでは、ボード間光インターコネクション導入による、省電力化のメリットを説明する。

図 3-7 には、10 Gbps の容量の信号を送った際に必要となる消費電力の方式による違いを模式的に示す。電気インターコネクションは 10 Gbps/ch と 3.125 Gbps/4ch の場合、光インターコネクションは、10 Gbps/ch で、エッジ実装型及び、面実装型光モジュールを用いた場合を示している。光インターコネクションを用いた場合、電気伝送部の消費電力は低減するが、光伝送部の消費電力が付加される。この電気と光の消費電力の合計が、電気伝送の消費電力より低い場合に、光インターコネクションによる省エネ化が実現される。一例として、6 GHz（伝送速度としては 12 Gbps）程度のボード間伝送（伝送距離 75 cm 程度）で消費電力の電気と光のクロスポイントになるという報告がある³⁾。10 Gbps の容量の送受に必要な消費電力の具体的な例をあげると、XAUI 規格による補正回路を含めた電気伝送部の消費電力は 1ch シリアルで 1.2 W⁴⁾、 $3.125 \times 4\text{ch}$ で 0.7 W⁵⁾ 程度である。

一方、光伝送部は、例えばエッジ実装型で最小の MSA である SNAP12 では、0.42 W/ch⁶⁾、面実装型として製品化されている PETIT (PT) モジュール⁷⁾は、0.12 W/ch の値が報告されている。10 Gbps/ch を超えてくると、特に面実装型光モジュールは電気伝送と比較して省電力化が可能となる。

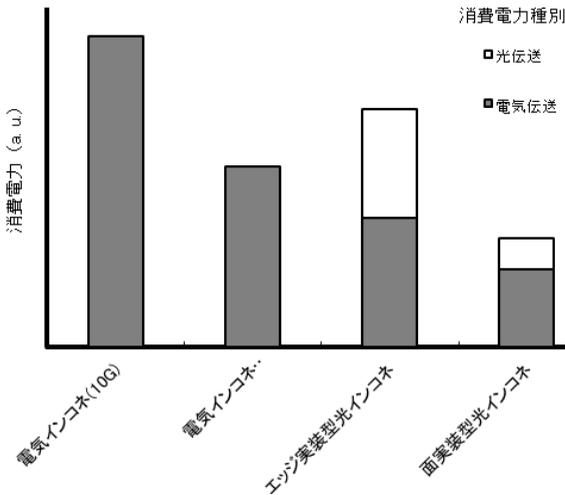


図 3-7 ボード間光インターコネクションの方式の違いによる消費電力の比較
(伝送容量 10 Gbps を想定)

3-2-2 ボード間光インターコネクションの要素技術

(1) 面実装型光モジュール

表 3-1 に、面実装型光モジュールとして開発された、PT 光モジュール⁸⁾、Ishikawa などが開発した光モジュール⁹⁾、Light Peak¹⁰⁾の特徴を示す。各モジュールとも、VCSEL (Vertical

Cavity Surface Emitting Laser), PD (Photo-Diode), ドライバ IC, 及び, レシーバ IC が搭載されており, チャネル数は異なるが 10 Gbps/ch の伝送が可能である.

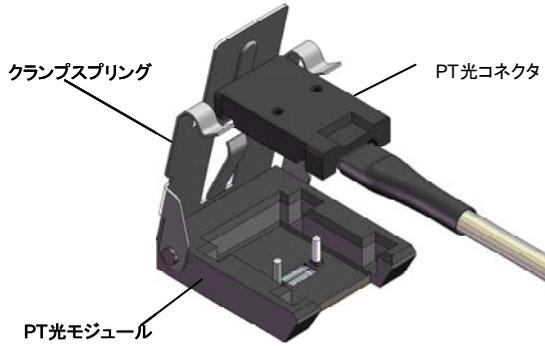
PT 光モジュール, Light Peak の光コネクタはモジュール専用開発されており, 光モジュールの実装サイズは 1.4 cm 角と小型化されている. Ishikawa などの開発した光モジュールは, 電気ソケットを用い, 光モジュールと光ファイバは一体化されていること, 省電力の IC と 1 μ m 帯 VCSEL の採用により 10 Gbps の伝送を 0.07 W で実現していることが特徴である. なお Light Peak は, USB インターフェースへの適用が検討されているが, ボード間光インターコネクションへの適用も可能である. 表 3・1 には, 比較のため SNAP12 の特徴も示す. 実装面積は 1.8 \times 4.2 cm であり, 電気入出力に 1.8 cm 角の大きさの電気ソケット, 光の入出力に 10 \times 14 mm の接続面積の MPO コネクタを用いていることが, 小型化の制約になっている.

表 3・1 面実装型光モジュールの開発例

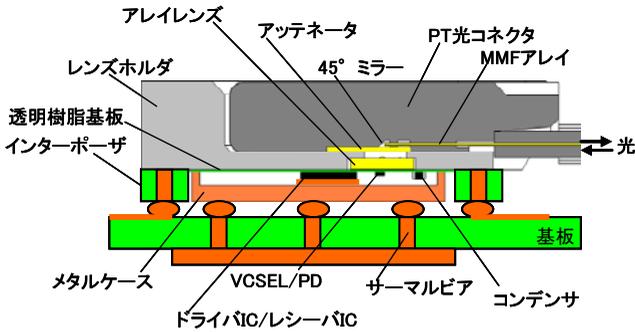
モジュール名	サイズ (WxDxH)(cm)	伝送容量と速度 \times 信号数	消費電力 (10Gbps送受)	光 INF 電気 INF	フェーズ	規格	写真
PT 光モジュール ⁹⁾	1.4 \times 1.4 \times 0.3	80Gbps 10Gx4ch送受	0.12W	光: PT光コネクタ 電気: 基板実装	製品化	JPCA標準化	
Ishikawa等による光モジュール ⁹⁾	2.1 \times 2.1 \times 1.3	120Gbps 10Gx12ch送信/受信	0.07W	光: 直接実装 電気: ソケット	開発中	未定	
Light Peak ¹⁰⁾	1.4 \times 1.4 \times 0.3	40 10Gx2送受	—	光: 特殊コネクタ 電気: 基板実装	開発中	USB提案	
SNAP12 ⁶⁾	1.8 \times 4.2 \times 1.6	120 10Gx12ch送信/受信	0.42W	光: MPOコネクタ 電気: ソケット	製品化	MSA	

次に, 面実装型の光モジュール例として, 図 3・8 (a) に示す PT 光モジュールと PT 光コネクタ¹¹⁾ の構造を説明する. 図 3・8 (b) に示すように, PT 光モジュールは, 4ch-VCSEL アレイ, 4ch-PD アレイ, 4ch ドライバ IC, レシーバ IC が, VCSEL 発振波長の 850 nm に対して透明樹脂基板上に実装されている. これらの光素子と IC は, 発振側と受信側の干渉, 及び, 外部からのノイズを遮断するためのメタルケースでカバーされている.

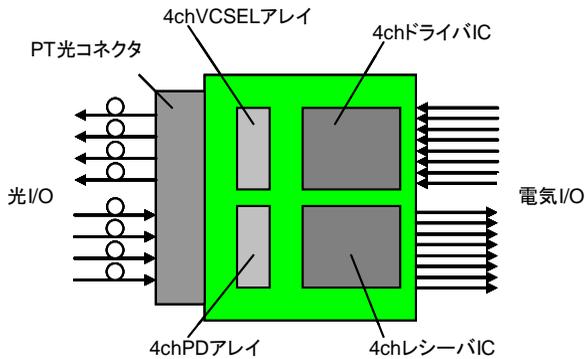
透明樹脂基板をはさんで, マイクロアレイレンズが実装されており, 基板に対して垂直方向に光が入出力される. この入出力光は, 内部にミラーを内蔵してある PT 光コネクタにより, 基板に水平方向に 90° 変換後, MMF (Multi Mode Fiber) モジュールホルダーに接続されたクランプスプリングで固定される. 図 3・8 (c) には PT モジュールの機能ブロックを示す. 10 Gbps/ch の差動の電気信号の入出力信号を光の入出力信号に変換するトランシーバーの構成となっている.



(a) PT 光モジュールと PT 光コネクタの概観



(b) 内部構造



(c) 機能ブロック

図 3・8 PT 光モジュールの構造と機能

以上、述べたように、面実装型の光モジュールは小スペース省電力で大容量の光伝送が可能とし、ボード間光インターコネクションには必要不可欠なモジュールとなる。今後は、エッジ実装タイプの MSA と同様に、面実装型光モジュールの国際的な標準化活動が行われ、普及が進んでいくであろう。実装のインターフェースとして、光コネクタで行うか、電気ソケットで行うかは、光モジュールの信頼性を観点にして、今後検討を進めなければならない。また、さらなる省電力化や低コスト化に向けて、シリコンフォトニクス技術を導入した光モジュールの開発が進めば、ボード間だけでなく、ボード上、チップ間への光インターコネクションに展開していくであろう。

(2) 高密度光コネクタ

ボード間伝送の際、各ボードから信号を入出力するためのコネクタは、スペースの効率化、及び、低コスト化の点で、接続面積に対して大容量の伝送ができる方が望ましい。この点で、光信号は電気信号と異なり、隣接信号間での干渉性が低いので高速信号を省スペースで接続することが可能である。表 3・2 には、規格化されている MT 光コネクタの形状をベースにした高密度光接続コネクタの例を示す¹²⁾。最多で 80 心のファイバの接続が 8.4 × 2.5 mm の面積で可能となる。この 80 心のコネクタ 1 心あたりに 10 Gbps の信号を通した場合、伝送容量は 800 Gbps、伝送密度は 3 810 Gbps/cm²となる。

一方、電気コネクタでは、ハイエンド品として、25 × 25 mm の接続面積で 40 信号を 10 Gbps で伝送させるものが開発されているが¹³⁾、伝送密度は 64 Gbps/cm²となる。これらの比較結果は、光コネクタは、電気コネクタの 50 倍以上の伝送密度での接続の可能性があることを示している。

表 3・2 多心化された MT タイプコネクタ¹²⁾

フェールール (規格)	MT (JIS C 5981(F12)) (IEC 61754-5)	16MT	2次元配列MT
外観			
心数	2,4,8,12	16	16,24,60,*80
結合端面断面積 (mm×mm)	6.4×2.5	8.4×2.5	6.4×2.5 *8.4×2.5
適用コネクタ	MT MPO MT-BP	MT MPO MT-BP	MT MPO MT-BP

高密度化された光コネクタの利用例として、PT 光コネクタの 8 本の入出力光ファイバを、3 個分束ねて 24 心 MT コネクタで入出力する、光 I/O カードの例を図 3・9 に示す¹⁴⁾。入出力コネクタが 1 個で済むため、低コスト、省スペースに貢献する。なお、この光 I/O カードは、電気入出力が 8 × 50 mm のソケットとなっており、基板に垂直に実装することが可能である。そのため、多心の光 I/O を基板と垂直方向に行いたい場合に有効な実装構造となる。

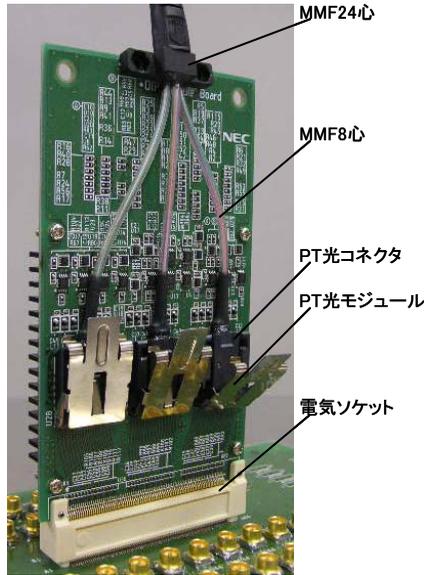


図 3-9 24 心 MT コネクタを用いた、PT 光モジュールの光 I/O カード

(3) 光配線ボード

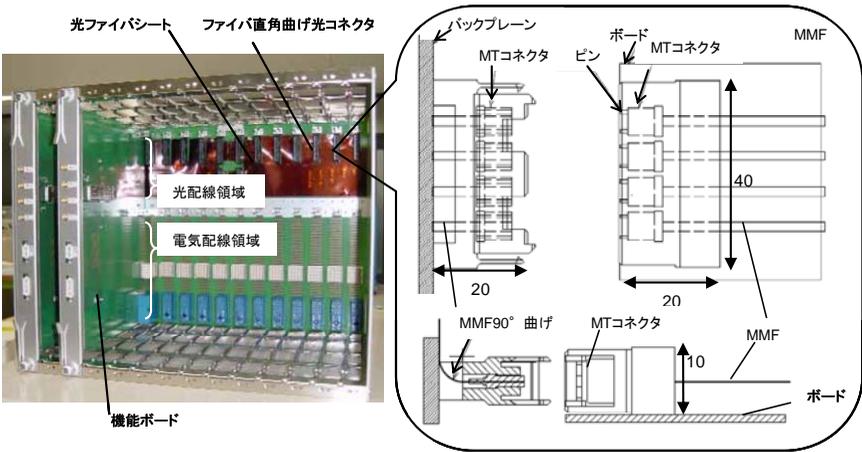
ボード間で光を接続する場合、各ボードからの光信号数が少なく、ボードが収容されるラック内のスペースに余裕がある場合は、ファイバケーブルでボード間で直接伝送することが考えられる。しかし、ファイバの本数が増えてくると、ファイバの取り回しのスペース確保が困難となる。実際に、サーバルータは、設置面積低減、及び、保守容易性の観点より、設置時や保守時の調整は、全てラック前面方向からの作業となっている。そのため、光ケーブルの配線は、従来の電気配線と同様、ボードを挿抜した際にバックボードで行うなど、電気と同様の形態が望ましい。ここでは、光配線をバックボード上に設ける場合（光バックプレーン）、及び、筐体フロント上部のスペースを利用して光ファイバシートで行う場合（PTシステム）を紹介する。

はじめに、図 3-10 に示す光バックプレーンの構造を説明する¹⁵⁾。図 3-10 (a) は、バックボードのデファクトスタンダードになっている ATCA (Advanced Telecommunication Computing Architecture) 構造に準拠した筐体に対し、バックボード上部にファイバ曲げ直角コネクタ¹⁶⁾と光ファイバボード¹⁷⁾を設けた、光バックプレーンの適用例である。バックプレーンの下部には電源供給や制御信号用の電気コネクタが実装されている。機能ボードと光バックプレーンは垂直に位置しているので、図 3-10 (b) に示すように、各ボードからの光配線を光コネクタで接続した後に 90° 曲げることで対応している。光ファイバには、コアとクラッドの屈折率差を通常 $\Delta 1.0 \sim 1.9\%$ に拡大し、かつ、クラッド径を 125 μm から 80 μm にした細径高屈折率差の MMF を用いることで、5 mm 径の曲げに対する損失を 0.01 dB 以下に抑制している（従来の MMF では 1 dB 以上のロスがある）。直角曲げ光コネクタに続く光ファ

イバボードは、光ファイバを設計パターン通りにシート上に配線してラミネートする方法であり、125 μm ピッチやクロス配線も可能となっている。光コネクタに内蔵される MT コネクタに 24 心のものを用いればトータルで 96 心となり、10 Gbps/ch で 0.96 Tbps の容量のボード間伝送が 1 個のコネクタで可能となる。

次に PT システムを紹介する¹⁸⁾。この技術は、図 3・11 に示すように、ボード間を伝送する光の配線を筐体全面上部に配置するものである。1 ボードあたり 80 Gbps (送受) の伝送容量を想定した I/O カードを各ボードのフロント側上部に実装している。このボードをラックに挿入する際に、バックボード側の電気コネクタと同時に、フロント側上部の MT 光コネクタを内蔵したフロントプレーン光コネクタが、筐体全面上部のフレームに設置されている光コネクタに接続する構成となっている¹⁹⁾。ボード間を接続するファイバシートは、厚さが 3 mm 以下と非常に薄いため、筐体上部手前のフレームと天板間への設置が可能である。この方式によると、光コネクタ部分の清掃などのメンテナンスが前面から行うことが可能となる。

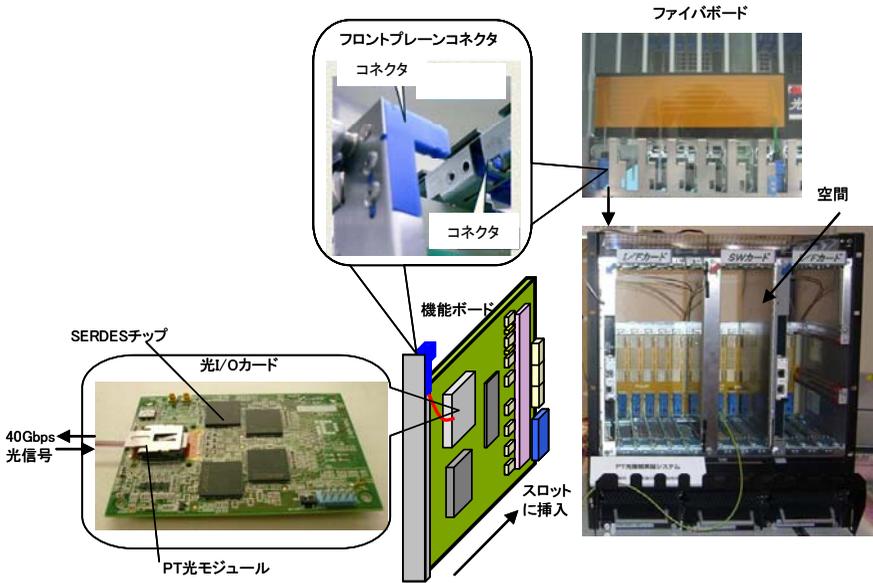
また、従来高速伝送用として用いていたバックボードの上部領域が不要でオープンにできるため、装置の冷却効率を 28% 程度高めることが可能との見積もりがなされている¹⁸⁾。このように、光伝送の特徴である省スペース実装構造をいかすことにより、冷却効率の点で省電力化にも貢献する。



(a) 光バックプレーン内蔵 ATCA 筐体

(b) 光ファイバ直角曲げ光コネクタの基本構造

図 3・10 光バックプレーンの構造^{15), 16)}

図 3-11 PT システム¹⁸⁾

3-2-3 ボード間光インターコネクションの伝送設計

ボード間の光インターコネクションの適用を検討する際に必要となる伝送設計に関して述べる。信号伝送の品質は、電圧方向の振幅（ロス）と時間方向のずれ幅（ジッタ）が関係してくるが、ここでは 10 Gbps の伝送速度に対して、前述した PT システムを用いた場合のロスバジェットを説明する¹⁸⁾。

はじめに、光モジュールが受信する最大と最小のレーザパワーを調べる。VCSEL の出力光強度は 850 nm の波長に対するアイセーフ規制より -1.1 dBm 以下となるので、最大パワーはこの値となる。最小パワーは、図 3-12 (a) に示すエラーフリー曲線より、システムに必要な 10^{-12} のエラーフリー条件として、 -13.0 dBm となる。これらの値より、ロスバジェットは 11.9 dB となる。次に、実際の実装構造によるロスがこのバジェット内に入るかどうかを調べる。図 3-12 (b) に伝送路を示す。I/O カード上の光モジュール間の光信号のロス (X) は、光モジュール用コネクタ (A)、ボード間配線 (B)、配線ボード用光コネクタ (C)、配線ボード (ファイバシート) (D) で生じ、 $X = 2A + 2B + 2C + D$ で表すことができる。

実用上必要となる伝送マージン (ch 間ばらつきと出力経時劣化) を 3 dB とすると、残り 8.9 dB のバジェットとなる。ロスの最悪値として、PT 光コネクタは 2.3 dB (A)、フロントプレーンコネクタは 1.6 dB (B) であり、光ファイバ伝送ロス (B, D) はほぼ 0 dB とすると、合計 7.8 dB のロスが見込まれ、ロスバジェットは 1.1 dB 余裕があるためリンクバジェットは成立し、設計上の伝送は可能となる。実際に、図 3-12 (b) の左側のボード間配線に 10 cm 程度の光導波路を用いて伝送特性を測定した結果を図 3-12 (c) に示す。10 Gbps 伝送におけるア

イパターンは、伝送に必要なアイマスク（信号伝送の良否を判断するため振幅とジッタで規定されるアイ形状）以上の開口を得ることができ、問題なく伝送できることを実証できた。伝送路にファイバよりロスが大ききな導波路（0.1 dB/cm 程度）を用いても、マージンが確保されたことになる。

このように、装置設計時に光のリンクバジェットを設計することで、伝送路にどのような部品材料を適用するかを検査が可能となる。伝送速度が 10 Gbps を超えてくるとジッタも含めたバジェットを満たすことより厳しくなるため、適用技術の選択が必須となってくる。

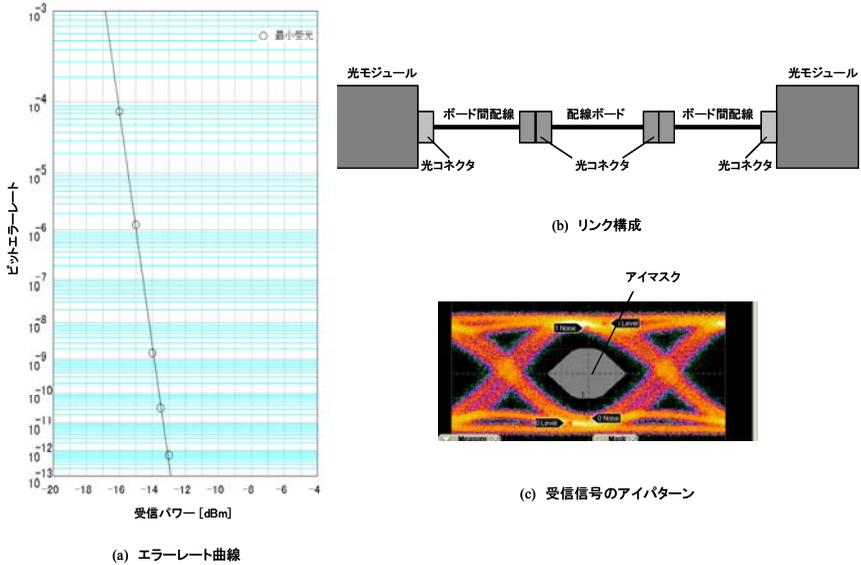


図 3-12 ボード間光インターコネクションの動作検証

3-2-4 まとめと今後の展望

ボード間のインターコネクションは、現状、ボード間を伝送する速度と容量、スペースの制約、消費電力、コストの検討により、光と電気のどちらがトータルとしてメリットのある方式が用いられる。今後、各ボードのインターフェースの伝送容量が 10 Gbps から、40 Gbps、100 Gbps と高速化されることが予想されており、ボード間に光インターコネクションが必須となる時期は近づいている。光インターコネクションの利点は、これまで大容量、高速、非干渉と考えられてきたが、省エネ化も可能であることが示されている。今後、シリコンフォトニクスや、光送受信 IC の CMOS 化技術など、低消費電力化や低コスト化に向けた技術の適用も、光インターコネクション汎用化の加速に貢献するであろう。技術ニーズの高まりとともに、ボード間光インターコネクションに必要とされる要素技術の国際標準も今後の重要な課題となる。

■参考文献

- 1) 平 洋一, 中川 茂, 沼田英俊, “サーバの低消費電力光インターコネクション,” エレクトロニクス実装学会誌, vol.12, pp.429-433, 2009.
- 2) ex: 相澤正幸, “FR4 基板による 3.125Gbps 通信システムの設計事例,” Design Wave Magazine, vol.3, pp.59-67, 2004.
- 3) H. Cho, P. Kapur, and K.C. Saraswat, “Power Comparison Between High-speed Electrical and Optical Interconnects for Interchip Communication,” J. Light Tech., vol.22, pp.2021-2033, 2004.
- 4) B. Corporation and P. Brief, “DUAL-CHANNEL SERIAL 10GBASE-KR TO XAUI™ TRANSCEIVER [BCM8073]”.
- 5) M.I. Products and P. Brief, “3.125Gbps XAUI Quad Equalizer [MAX3980]”.
- 6) A. Technologies and P. Brief, “Twelve-Channel Transmitter and Receiver Pluggable, Parallel-Fiber-Optics Modules [AFBR-810BxxxZ/ AFBR-820BxxxZ]”.
- 7) R. Kuribayashi, I. Hatakeyama, D. Inami, T. Hino, T. Sugimoto, and K. Kurata, “Adaptive Quad 10-Gbps Optical I/O Module for Power-Minimized Interconnection,” International Conference on Electronics Packaging (ICEP), abs.,no.14B2-1-1, 2009.
- 8) JPCA 規格, “PT 光モジュールの詳細規格,” JPCA-PE04-02-01-02-01S, 2005.
- 9) Y. Ishikawa, H. Nasu, Y. Nekado, K. Takahashi, and Y. Ikegami, “1.1- μ m-Range 12 Channels \times 10-Gbit/s Transmission over 600m MMF Using High-Density Optical Modules,” OFC/NFOEC, OTuK1, 2009.
- 10) J. Ziller and V. Krutul, “Light Peak Overview,” www.intel.com/go/lightpeak, 2009.
- 11) JPCA 規格, “PT 光コネクタの詳細規格,” JPCA-PE03-01-07S, 2006.
- 12) 太田達哉, 至田智史, 瀧澤和宏, 西村顕人, 有川 徹, 玉置康博, “2次元配列方 MT コネクタ,” フジクラ技報, vol.97, pp.22-27, 1999.
- 13) T. Electronics and P. Brief, “Z-PACK HM-Zd,” Catalog 1308658.
- 14) T. Hino, R. Kuribayashi, Y. Hashimoto, T. Sugimoto, J. Ushioda, J. Sasaki, and I. Ogura, “A 10 Gbps x 12 channel Pluggable Optical Transceiver for High-speed Interconnections,” Electronic Components and Technology Conference (ECTC), session38-1, 2008.
- 15) 茨木 修, “光バックプレーン技術,” エレクトロニクス実装学会誌, vol.12, pp.422-428, 2009.
- 16) JPCA 規格, “多心直角曲げ光コネクタ詳細規格,” JPCA-PE03-01-10S, 2008.
- 17) JPCA 規格, “石英ファイバフレキシブル光配線板の詳細規格,” JPCA-PE02-01-01S, 2008.
- 18) 柳町成行, 栗林亮介, “低消費電力光インターコネクション,” エレクトロニクス実装学会誌, vol.12, pp.434-439, 2009.
- 19) 白鳥雅之, 藍原周一, “機器内光接続用フロントプレーンコネクタ,” 航空電子技報, vol.31. pp.1-11, 2008.