

## ■10 群 (集積回路) - 3 編 (システムオンチップ技術)

# 1 章 SoC の構成要素

(執筆者：広瀬佳生) [2009 年 5 月 受領]

### ■概要■

SoC は、システムあるいはサブシステムを実現するために、様々な回路モジュールで構成されている。システムの中核となるプロセッサ、動画処理のように主要な機能を実現する機能マクロ、外部とデータをやり取りする通信回路、データやプロセッサの処理プログラムを格納するためにオンチップメモリ、回路モジュール間でデータをやり取りするためのバス、外界のリアルな世界のアナログ信号をそのまま処理する回路や、アナログ信号を SoC 上でデジタルに処理するためにデータを変換する A/D コンバータなど、多種多様な回路モジュールが組み合わさって SoC が作られる。

SoC を使った製品の開発サイクルは、SoC の大規模化とともに逆に短くなってきており、短 TAT (Turn Around Time) での開発が要求されている。短 TAT での開発のために、ソフトウェアの開発をハードウェアの開発と並行して行うコデザイン手法、RTL より抽象度の高い SystemC 言語で機能を記述し RTL を自動生成する高位合成や、SystemC でシステム全体をシミュレーションする ESL (Electronic System Level) ツール、ハードウェア・ソフトウェアを共通のルールに基づいて開発することで、設計資産の再利用性を高めるプラットフォーム手法など、様々な設計技術が研究されてきている。

回路モジュールを設計資産 (IP) として整備し、SoC 開発で繰り返し再利用することも短 TAT 開発を実現するための手段の一つである。SoC が大規模化するとともに、SoC に占める IP コアの割合はどんどん増えてきている。

### 【本章の構成】

本章では SoC の構成要素として重要な IP コアとは何かという定義から、どういったものが IP コアとしてあるのかについて述べる。IP コアとは (1-1 節)、プロセッサ IP コア (1-2 節)、メディア処理 IP コア (1-3 節)、通信用 IP コア (1-4 節)、汎用 IP コア (1-5 節) という順に構成される。

## ■10 群 - 3 編 - 1 章

### 1-1 IP コアとは

(執筆者：広瀬佳生) [2009年5月受領]

IP とは、元来特許などの知的財産権を意味する言葉であるが、半導体分野では、CPU や画像処理回路、メモリなど LSI を構成する機能ブロックを設計資産ととらえて、IP (Intellectual Property) コアあるいは単純に IP と呼ぶ。またマクロと呼ばれることもある。

微細化の進展とともに、システム LSI (あるいは SoC) の回路規模がますます巨大化してきており、すべての回路ブロックを最初から設計するという事は不可能になってきている。設計にかけられる時間や工数には制限があり、既存の設計資産 (IP) を再利用して短期間にシステム LSI を開発することが求められる。IP は自社の資産だけでなく、EDA ツールベンダや IP 開発を専業とする IP プロバイダから購入することもある。

システム LSI の開発に IP を活用することで、上記のように開発期間の短縮を可能にできるが、実績の少ない IP では検証が不十分で不具合が残っているといったリスクや、用途に応じて IP を改造した場合、IP とのインタフェース部分での不具合の発生といったリスクも逆に存在する。また IP を IP プロバイダから購入する場合は、ライセンス費用や LSI ごとのロイヤリティ代などで、多額の費用が発生する場合があります。IP の導入には事前によく検討する必要があります。

IP はその形態によりハード IP とソフト IP に分類される。ハード IP はレイアウトされた画像情報 (ポリゴンデータ) で提供される形態の IP である。プロセス技術に依存するので自由度には欠けるが、逆にプロセスに最適化設計されており、面積、動作速度など性能が高い。

ソフト IP は RTL あるいはネットリストで提供される形態の IP である。RTL の場合、ユーザの目的に応じて回路を変更することも可能で、ターゲットとするプロセスにユーザの必要とする動作周波数で動作するように合成することも可能である。ソフト IP といった場合、CPU コアや DSP コア上で動作するプログラムを意味する場合もある。

本章では説明しないが、これら実際に SoC 上に搭載される IP のほかに、SoC の設計段階で検証作業を効率化するための IP、検証 IP と呼ばれるものもある。

IP は、プロセッサ、メディア処理、通信用途といった、機能レベルの高いものから、タイマや割り込みコントローラやメモリといった汎用的なものまで多岐にわたる。以下の節で、これらについて具体的に説明する。

## ■10 群 - 3 編 - 1 章

### 1-2 プロセッサ IP コア

(執筆者：広瀬佳生) [2009 年 5 月 受領]

IP コアの代表的なものとして、CPU や DSP のようなプロセッサコアがある。システム LSI の中核として LSI を含めたシステム全体や、サブシステムを制御したり、高速な演算能力を生かして所望の機能自体を実現する。

制御用としては、白物家電で使われるような 8 ビット/16 ビットの CPU から、情報家電で使われるような 32 ビットの CPU があり、64 ビット CPU というものもある。PC で使われる汎用の CPU などとは異なり、組込み用途で使われる CPU ではプログラムのコードサイズの小型化も大きな課題の一つで、そのために 32 ビット CPU でありながら、基本は 16 ビットの命令長で命令セットが構成されるものも多い。

最新の携帯電話や薄型テレビ、ビデオレコーダなどでは、SoC に複数の CPU コアが搭載されるのが普通になっており、マルチコア化が進んでいる。マルチコアでも同じ CPU コアを複数使ったホモ (ホモジニアス) なマルチコアと、異種の CPU コアを適材適所で使い分けるヘテロ (ヘテロジニアス) なマルチコアがある。

高機能な CPU コアを使うには、シミュレータ、コンパイラ、デバッガといったソフトウェア開発環境が同時に必要で、半導体メーカーは CPU コアというハードウェアをユーザに提供するだけでなく、これらのツールも開発して提供する必要がある。ソフトウェア開発環境の開発には多大な費用を必要とすることから、半導体メーカーは CPU コアの製品ラインナップをすべて自社製で揃えるのではなく、プロセッサコア開発専門の IP プロバイダから CPU コアをライセンスしてユーザに提供するものが増えてきた。

また専用の言語でプロセッサの仕様を記述すれば、プロセッサの RTL だけでなく、そのコンパイラなどの開発環境も自動で生成するツールを提供している CAD ベンダも出てきている。こういったツールを利用すれば、ユーザの使用目的に特化した専用プロセッサの開発も可能になってきている。

CPU コアの使い方としては、動画像処理のような主要機能を実現するのは専用の IP コアで、CPU コアはその制御用に使われることが多かった。しかし仕様がなかなか定まらないとか、複雑すぎてバグの混入が懸念される、あるいは後から一部仕様を修正したいとかの要求のために、プロセッサコア自体で主要機能を実現する機能のソフト化も、プロセッサの高性能化に伴って指向されるようになってきている。

## ■10 群 - 3 編 - 1 章

### 1-3 メディア処理 IP コア

(執筆者：広瀬佳生) [2009年5月 受領]

DSP コアの強力な積和演算能力を用いた、音声データの信号処理に始まり、近年 SoC の性能が向上するに従い、静止画像や動画のメディアデータをデジタル処理できるようになってきた。それに伴い、これらメディアデータを効率良く伝送するための、符号化処理の標準規格が制定されてきた。

静止画では JPEG (Joint Photographic coding Experts Group) や JPEG2000 といった規格が制定され、これらの処理を実現する IP コアも開発され提供されるようになった。JPEG の IP コアの普及により、デジタルスチルカメラ (DSC) が広く普及するようになり、従来のフィルムカメラ (銀塩カメラ) は一眼レフのようなプロ用も含め、デジタルカメラにとって代わられるようになった。

動画では MPEG (Moving Picture Experts Group) により、MPEG-1, MPEG-2, MPEG-4 といった規格が順次制定され、SoC の能力が向上するに従い、より圧縮率が高い高度な規格が使われるようになってきている。最新のものとしては MPEG-4 AVC (H.264) という規格がある。MPEG-1 は Video CD に、MPEG-2 は DVD や地上デジタル放送の規格に採用され、H.264 はワンセグ放送に採用されている。

MPEG 規格に沿った IP コアが、小型小面積のもの、低消費電力のもの、必要メモリ容量が少ないものが競って開発され、家庭用ビデオカメラに採用され普及するようになった。現在では H.264 規格を使ったハイビジョン対応のビデオカメラが標準になっている。H.264 は MPEG-2 に比べても 2 倍の圧縮率が実現できるが、約 10 倍の演算処理が必要といわれている。地上デジタル放送開始頃のビデオレコーダでは、MPEG-2 フォーマットの信号をそのまま記録するのが普通であったが、最新のものでは MPEG-2 の信号を H.264 の IP コアで更に数倍に再圧縮して記録するものが出てきている。

音声では、同じく MPEG 系をはじめとしたオーディオコーデック規格がいくつも定められている。MP3 (MPEG-1 Audio Layer III) や AAC (MPEG-2 Advanced Audio Coding), WMA (Windows Media Audio) などの音声圧縮技術の普及により、HDD やフラッシュメモリなどに音楽データを圧縮記録する、メモリオーディオプレーヤが主流になってきた。音声用としては専用のハード IP としてではなく、DSP コアとその上で動作するファームウェアという形態で IP は提供されるのが普通である。

PC やゲーム機器だけでなく、カーナビや携帯電話でも 3 次元グラフィックスが普通になってきて、2D や 3D のグラフィックスアクセラレータ IP を提供する IP プロバイダもある。

通信データの機密性保護や、ネットワークを通じて音楽などの知的財産を売買するために、暗号化処理が必須となってきて、そのための IP もたくさん提供されている。DES や AES, RSA, SHA1, SSL などさまざまなアルゴリズムに対応した IP がある。

## ■10 群 - 3 編 - 1 章

### 1-4 通信用 IP コア

(執筆著者：広瀬佳生) [2009 年 5 月 受領]

微細化の進展とともに、通信方式も有線・無線それぞれ高速な方式が開発されてきており、それらに対応した IP の開発も積極的に行われてきている。

有線通信では、SCSI や PCI などのパラレル通信から、数 Gbit/s とした高速 I/O を使ったシリアル通信方式が主流になってきた。有線の高速インタフェース IP としては、コンピュータの LAN のインタフェースの Ethernet、マルチメディアデータ転送用の IEEE1394、HDD のインタフェースの SATA (Serial Advanced Technology Attachment)、PC の周辺機器の接続用として USB (Universal Serial Bus) や PCI Express、家電や AV 機器向けのデジタル映像/音声入出力インタフェースの HDMI (High Definition Multimedia Interface) といったものがある。またそれぞれの規格も数年おきにより高速の規格が定められ、対応する IP コアの開発が競ってなされている。

無線通信では、無線の特性に応じた規格が様々に定められ、それぞれに対応した IP が開発されている。

近距離無線の WPAN (Wireless Personal Area Network) では、Bluetooth、UWB (Ultra WideBand) といったものが、WLAN (Wireless Local Area Network) では、IEEE802.11 規格として 11, 11b, 11a, 11g, 11n と、高速な規格が次々に策定されてきている。WWAN (Wireless Wide Area Network) では、第二世代携帯電話の GSM (Global System for Mobile communication) や第三世代携帯電話の WCDMA (Wideband Code Division Multiple Access)、3.5 世代の HSDPA (High Speed Downlink Packet Access) に対応した IP が IP プロバイダから提供されている。また、PC の周辺機器接続や AV 家電の接続をワイヤレス化するため、USB や HDMI のワイヤレス版の規格制定と開発が進められている。

通信系では、レイヤー構造が明確に規定されていることもあり、物理層 (PHY) とメディアアクセス層 (MAC) とで個別に IP として提供されているものもある。

また、様々な通信規格で共通して利用されるような IP も数多く開発されている。デジタルフィルタ回路や FFT、誤り訂正符号の復号化回路であるビタビ復号器やターボ復号器、LDPC (Low Density Parity Check) 回路などがある。

## ■10 群 - 3 編 - 1 章

### 1-5 汎用 IP コア

(執筆著者：広瀬佳生) [2009年5月受領]

SoCを開発するうえで、プロセッサのように高機能ではなくとも不可欠となるIPが数多くある。

メモリもその一つで、混載メモリに関しては次章で詳しく説明する。SoCでは、特殊なプロセスが不要で、リフレッシュなどの特別な制御が不要なSRAMがメモリとしては一般的に使われる。通常はユーザが必要とするビット・ワード構成のメモリマクロが、ジェネレータにより自動生成される。アクセスポートが一つの単純なシングルポートメモリから、デュアルポートメモリや、プロセッサのレジスタファイルで使われるような多ポートメモリもある。SRAMは高速な動作が可能であるが、6個から8個のトランジスタでメモリセルが構成されるため、大容量のメモリではかなり回路面積が大きくなってしまふ。そのためDRAMのメモリマクロを提供する半導体メーカーや、DRAMのメモリマクロに特殊なインタフェースを付加して、擬似的にSRAMのような動作をするメモリIPを提供している半導体メーカーもある。SRAMやDRAMは電源を切断すると、記憶した内容が消えてしまう揮発性メモリである。マイコンではプログラムのように書き換える必要のないデータを格納するためにマスクROMを使ってきた。マスクROMはマスクによりユーザごとのデータを作りこむので、小型で安価なROMになる。ただしユーザごとにカスタム対応になるので、大量生産するものでないと向かず、また製造段階でプログラミングするので、プログラムを変更したい場合のTATも長くなってしまふ。そのため最近はFLASHをROMとして搭載するマイコンも増えてきた。また大容量は実現できないが、FLASHのような書換え回数の制限がほぼなく、ロジックプロセスとの親和性が高いFeRAMのマクロを提供している半導体メーカーもある。大容量かつ高速で更に不揮発性のメモリとしてMRAM/PRAM/RRAMなどの開発が進められているが、MRAMが最も有力である。

プロセッサの周辺IPとしてもいろいろなIPがある。クロック信号をカウントして定期的に割り込み信号を出力するタイマ、プロセッサへの割り込み信号を制御する割り込みコントローラ(IRC)、プロセッサに代わってデータ転送を制御するDMAC、LCDパネルを制御するLCDコントローラなどがあり、どれもSoCには必須のIPである。またSoCの外部には目的に応じて、SDRAMやFLASHなど様々なメモリが接続され、それらを制御するメモリコントローラのマクロもある。

更には、バスのようなモジュール間のインターコネクトをIPとして提供するプロバイダもある。

アナログのIPマクロもいろいろある。外部発振器から入力したクロック信号から、SoC内部に必要な様々な周波数のクロック信号を生成するPLLやDLL、アンテナから入力したRF信号から所望の帯域の信号を切り出すアナログフィルタや、微小な信号を増幅するLNA(Low Noise Amplifier)、外界のリアルなアナログ信号をSoCで処理するためにデジタル信号に変換するA/Dコンバータや、その逆の変換をするD/AコンバータなどのIPがある。